***Manual de Armado y Reparación de PC***

***Historia de la informática***

El computador no es invento de alguien en especial, sino el resultado de ideas y realizaciones de muchas personas relacionadas con la electrónica, la mecánica, los materiales semiconductores, la lógica, el álgebra y la programación.

***Máquinas para calcular***

Los primeros vestigios de cálculo, se remontan a 3000 AC. Los babilonios que habitaron en la antigua Mesopotamia empleaban unas pequeñas bolas hechas de semillas o pequeñas piedras, a manera de "cuentas" agrupadas en carriles de caña.

Posteriormente, en el año 1800 AC, un matemático babilónico inventó los algoritmos que permitieron resolver problemas de cálculo numérico. Algoritmo es un conjunto ordenado de operaciones propias de un cálculo.

***Ábaco***

Los chinos desarrollaron el ábaco, con este realizaban cálculos 

rápidos y complejos. Este instrumento tenía un marco de madera

cables horizontales con bolas agujereadas que corrían de izquierda a

derecha.

En el siglo XVII, John Napier, matemático escocés famoso por su

invención de los logaritmos (unas funciones matemáticas que

permiten convertir las multiplicaciones en sumas y las divisiones en

restas) inventó un dispositivo de palillos con números impresos que,

merced a un ingenioso y complicado mecanismo, le permitía realizar operaciones de multiplicación y división. En 1642 el físico y matemático francés Blaise Pascal inventó el primer calculador mecánico. A los 18 años de edad, deseando reducir el trabajo de cálculo de su padre, funcionario de impuestos, fabricó un dispositivo de 8 ruedas dentadas en el que cada una hacía avanzar un paso a la siguiente cuando completaba una vuelta. Estaban marcadas con números del 0 al 9 y había dos para los decimales, con lo que podía manejar números entre 000000,01 y 999999,99. Giraban mediante una manivela, con lo que para sumar o restar había que darle el número de vueltas correspondiente en un sentido o en otro. Treinta años después, el filósofo y matemático alemán Leibnitz inventó una máquina de calcular que podía multiplicar, dividir y obtener raíces cuadradas en sistema binario. A los 26 años aprendió matemáticas de manera autodidáctica y procedió a inventar el cálculo infinitesimal, honor que comparte con Newton.

En ***1801,*** el francés Joseph Marie Jacquard, utilizó un mecanismo de tarjetas perforadas para controlar el dibujo formado por los hilos de las telas confeccionadas por una máquina de tejer. Estas plantillas o moldes metálicos perforados permitían programar las puntadas del tejido, logrando obtener una diversidad de tramas y figuras.

En ***1879***, a los 19 años de edad, Herman Hollerith fue contratado como asistente en las oficinas del censo estadounidense y desarrolló un sistema de cómputo mediante tarjetas perforadas en las que los agujeros representaban el sexo, la edad, raza, etc. Gracias a la máquina de Hollerith el censo de 1890 se realizó en dos años y medio, cinco menos que el censo de 1880.

~~Linksinformatica~~ 1

Hollerith dejó las oficinas del censo en 1896 para fundar su propia Compañía: la Tabulating Machine Company. En 1900 había desarrollado una máquina que podía clasificar 300 tarjetas por minuto (en vez de las 80 cuando el censo), una perforadora de tarjetas y una máquina de cómputo semiautomática. En 1924, Hollerith fusionó su compañía con otras dos para formar la International Business Machines hoy mundialmente conocida como IBM.

***Calculador digital***

A comienzos de los años 30, John Vincent Atanasoff, un estadounidense doctorado en física teórica, hijo de un ingeniero eléctrico emigrado de Bulgaria y de una maestra de escuela, se encontró con que los problemas que tenía que resolver requerían una excesiva cantidad de cálculo. Aficionado a la electrónica y conocedor de la máquina de Pascal y las teorías de Babbage, empezó a considerar la posibilidad de construir un calculador digital. Decidió que la máquina habría de operar en sistema binario, y hacer los cálculos de modo distinto a como los realizaban las calculadoras mecánicas.

Con 650 dólares donados por el *Concejo de Investigación del Estado de Iowa*, contrató la cooperación de Clifford Berry, estudiante de ingeniería, y los materiales para un modelo experimental. Posteriormente recibió otras donaciones que sumaron 6460 dólares. Este primer aparato fue conocido como ABC Atanasoff- Berry-Computer.

***Segunda Guerra Mundial***

Prácticamente al mismo tiempo que Atanasoff, el ingeniero John Mauchly, se había encontrado con los mismos problemas en cuanto a velocidad de cálculo, y estaba convencido de que habría una forma de acelerar el proceso por medios electrónicos. Al carecer de medios económicos, construyó un pequeño calculador digital y se presentó al congreso de la *Asociación Americana para el Avance de la Ciencia* para presentar un informe sobre el mismo. Allí, en diciembre de 1940, se encontró con Atanasoff, y el intercambio de ideas que tuvieron originó una disputa sobre la paternidad del computador digital.

En 1941 Mauchly se matriculó en unos cursos en la Escuela Moore 

de Ingeniería Eléctrica de la Universidad de Pensilvania, donde

conoció a John Presper Eckert, un instructor de laboratorio. La

escuela Moore trabajaba entonces en un proyecto conjunto con el

ejército para realizar unas tablas de tiro para armas balísticas. La

cantidad de cálculos necesarios era inmensa, tanto que se

demoraba unos treinta días en completar una tabla mediante el

empleo de una máquina de cálculo analógica. Aun así, esto era

unas 50 veces más rápido de lo que tardaba un hombre con una

sumadora de sobremesa.

***ENIAC***

Mauchly publicó un artículo con sus ideas y las de Atanasoff, lo cual despertó el interés de Herman Goldstine, un oficial de la reserva que hacía de intermediario entre la universidad y el ejército, el cual consiguió interesar al Departamento de Ordenación en la financiación de un computador electrónico digital. El 9 de abril de 1943 se autorizó a Mauchly y Eckert iniciar el desarrollo del proyecto. Se le llamó ENIAC (Electronic Numerical integrator and Computer) y comenzó a funcionar en las instalaciones militares norteamericanas del campo Aberdeen Proving Ground en Agosto de 1947. La construcción tardó 4 años y costó $486.804,22 dólares (el equivalente actual a unos tres millones de dólares por menos poder de cómputo del que actualmente se consigue en las 

calculadoras de mano).

El ENIAC tenía 19.000 tubos de vacío, 1500 relés, 7500 interruptores, cientos de miles de resistencias, condensadores e inductores y 800 kilómetros

~~Linksinformatica~~ 2

de alambres, funcionando todo a una frecuencia de reloj de 100.000 ciclos por segundo. Tenía 20 acumuladores de 10 dígitos, era capaz de sumar, restar, multiplicar y dividir, y tenía tres tablas de funciones. La entrada y la salida de datos se realizaban mediante tarjetas perforadas. Podía realizar unas 5000 sumas por segundo (lo cual es muy poco, comparado con la capacidad de los computadores actuales). Pesaba unas 30 toneladas y tenía un tamaño equivalente al de un salón de clases. Consumía 200 kilovatios de potencia eléctrica -un computador personal moderno consume apenas 200 vatios, y es más poderoso- y necesitaba un equipo de aire acondicionado para disipar el gran calor que producía. En promedio, cada tres horas de uso fallaba una de las válvulas.

Lo que caracterizaba al ENIAC como a un computador moderno no era simplemente su velocidad de cálculo, sino el que permitía realizar tareas que antes eran imposibles.

***Enigma***. 

Entre 1939 y 1944, Howard Aiken de la Universidad de Harvard, en

colaboración con IBM, desarrolló el ***Mark 1***, conocido como Calculador

Automático de Secuencia Controlada. Fue un computador

electromecánico de 16 metros de largo y unos 2 de alto. Tenía 700.000

elementos móviles y varios centenares de kilómetros de cables. Podía

realizar las cuatro operaciones básicas y trabajar con información

almacenada en forma de tablas. Operaba con números de hasta 23 dígitos

y podía multiplicar tres números de 8 dígitos en 1 segundo.

El Mark 1, y las versiones que posteriormente se realizaron del mismo, tenían el mérito de asemejarse al tipo de máquina ideado por Babbage, aunque trabajaban en código decimal y no en binario.

El avance que dieron estas máquinas electromecánicas a la informática fue rápidamente ensombrecido por el ENIAC con sus circuitos electrónicos.

Alan Turing, matemático inglés, descifra los códigos secretos Enigma usados por la Alemania nazi para sus comunicaciones. Turing fue un pionero en el desarrollo de la lógica de los computadores modernos, y uno de los primeros en tratar el tema de la inteligencia artificial con máquinas.

Norbert Wiener, trabajó con la defensa antiaérea estadounidense y estudió la base matemática de la comunicación de la información y del control de un sistema para derribar aviones. En 1948 publicó sus resultados en un libro que tituló CYBERNETICS (Cibernética), palabra que provenía del griego "piloto", y que se usó ampliamente para indicar automatización de procesos.

***Computador Z3***

El computador Z3, creado por Konrad Zuse, fue la primera máquina programable y completamente automática, características usadas para definir a un computador. Estaba construido con 2200 relés, tenía una frecuencia de reloj de ~5 Hz, y una longitud de palabra de 22 bits. Los cálculos eran realizados con aritmética en coma flotante puramente binaria. La máquina fue completada en 1941 (el 12 de mayo de ese mismo año fue presentada a una audiencia de científicos en 

Berlín). El Z3 original fue destruido en 1944 durante un bombardeo aliado de Berlín. Una réplica completamente funcional fue construida durante los años 60 por la compañía del creador Zuse KG y está en exposición permanente en el Deutsches Museum. En 1998 se demostró que el Z3 es Turing completo.

***Posguerra: Cronología***

***1946***, *John Von Neumann* propuso una versión modificada del *ENIAC*; el *EDVAC*, que se construyó en 1952. Esta máquina presentaba dos importantes diferencias respecto al ENIAC: En primer lugar empleaba aritmética binaria, lo que simplificaba enormemente los circuitos electrónicos de cálculo. En

~~Linksinformatica~~ 3

segundo lugar, permitía trabajar con un programa almacenado. El ENIAC se programaba enchufando centenares de clavijas y activando un pequeño número de interruptores. Cuando había que resolver un problema distinto, era necesario cambiar todas las conexiones, proceso que llevaba muchas horas.

Von Neumann propuso cablear una serie de instrucciones y hacer que éstas se ejecutasen bajo un control central. Además propuso que los códigos de operación que habían de controlar las operaciones se almacenasen de modo similar a los datos en forma binaria. De este modo el EDVAC no necesitaba una modificación del cableado para cada nuevo programa, pudiendo procesar instrucciones tan deprisa como los datos. Además, el programa podía modificarse a sí mismo, ya que las instrucciones almacenadas, como datos, podían ser manipuladas aritméticamente.

***1951***, Eckert y Mauchly entregan a la Oficina del Censo su primer computador: el UNIVAC-I. Posteriormente aparecería el UNIVAC-II con memoria de núcleos magnéticos, lo que le haría superior a su antecesor, pero, por diversos problemas, esta máquina no vio la luz hasta 1957, fecha en la que había perdido su liderazgo en el mercado frente al 705 de IBM.

***1953***, IBM fabricó su primer computador para aplicaciones científicas: el IBM 705, primer computador que empleaba memorias de núcleos de ferrita.



***1958***, comienza la segunda generación de computadores, caracterizados por usar circuitos transistorizados en vez de válvulas al vacío. Un transistor y una válvula cumplen funciones equivalentes, con lo que cada válvula puede ser reemplazada por un transistor. Un transistor puede tener el tamaño de una lenteja mientras que un tubo de vacío tiene un tamaño mayor que el de un cartucho de escopeta de caza. Mientras que las tensiones de alimentación de los 

tubos estaban alrededor de los 300 voltios, las de los transistores vienen a ser de 10 voltios, con lo que los demás elementos de circuito también pueden ser de menor tamaño, al tener que disipar y soportar tensiones mucho menores. El transistor es un elemento constituido fundamentalmente por silicio o germanio. Su vida media es prácticamente ilimitada y en cualquier caso muy superior a la del tubo de vacío. 

***1962***, el mundo estuvo al borde de una guerra nuclear entre la Unión Soviética y los Estados Unidos, en lo que se denominó “la Crisis de los misiles de Cuba”. A causa de esto, una de las preocupaciones de las ejército de los Estados Unidos era conseguir una manera de que las comunicaciones fuesen más seguras en caso de un eventual ataque militar con armas nucleares. Como solución entró en consideración solamente el proceso de datos en forma electrónica. Los mismos datos se deberían disponer en diferentes computadores alejados unos de otros. Todos los computadores entrelazados deberían poder enviarse en un lapso corto de tiempo el estado actual de los datos nuevos o modificados, y cada uno debería poder comunicarse de varias maneras con cada otro. Dicha red también debería funcionar si un computador individual o cierta línea fuera destruida por un ataque del enemigo.

Joseph Carl Robnett Licklider escribió un ensayo sobre el concepto de Red Intergaláctica, donde todo el mundo estaba interconectado para acceder a programas y datos desde cualquier lugar del planeta. En Octubre de ese año, Lickider es el primer director de ARPA (Advanced Research Projects Agency), o

~~Linksinformatica~~ 4

Agencia de Proyectos de Investigación Avanzada, una organización científica creada en 1958 como contestación a la puesta en orbita por parte de los rusos del primer satélite conocido como Sputnik.

***1963***, un comité Industria-Gobierno desarrolla el código de caracteres ASCII, (se pronuncia asqui), el primer estándar universal para intercambio de información (American Standard Code for Information Interchange), lo cual permitió que máquinas de todo tipo y marca pudiesen intercambiar datos.

***1964***, la aparición del *IBM 360* marca el comienzo de la tercera generación. Las placas de circuito impreso con múltiples componentes pasan a ser reemplazadas por los circuitos integrados. Estos elementos son unas plaquitas de silicio llamadas chips, sobre cuya superficie se depositan por medios especiales unas impurezas que hacen las funciones de diversos componentes electrónicos. Esto representa un gran avance en cuanto a velocidad y, en especial, en cuanto a reducción de tamaño. En un chip de silicio no mayor que un centímetro cuadrado caben 64.000 bits de información. En núcleos de ferrita esa capacidad de memoria puede requerir cerca de un litro en volumen. 



Investigadores del Instituto Tecnológico de Massachusetts (MIT), de la Corporación Rand y del Laboratorio Nacional de Física de la Gran Bretaña, presentaron simultáneamente soluciones a lo propuesto por las Fuerzas Armadas norteamericanas. Y ese mismo año la Fuerza Aérea le asignó un contrato a la Corporación RAND para la llamada “red descentralizada”. Ese proyecto fracasó después de muchos intentos y nunca fue realizado, pero la idea de una red que no dependiese de un solo punto central y con la transferencia de datos por paquete se quedó anclada en la cabeza de muchas personas.

Paul Baran, quien por ese entonces trabajaba con Rand Corporation, fue uno de los primeros en publicar en Data Communications Networks sus conclusiones en forma casi simultánea con la publicación de la tesis de Kleinrock sobre teoría de líneas de espera. Diseñó una red de comunicaciones que utilizaba computadores y no tenía núcleo ni gobierno central. Además, asumía que todas las uniones que conectaban las redes eran altamente desconfiables.

El sistema de Baran era algo así como una oficina de correos diseñada por un loco, que trabajaba con un esquema que partía los mensajes en pequeños pedazos y los metía en sobres electrónicos, llamados "paquetes", cada uno con la dirección del remitente y del destinatario. Los paquetes se lanzaban al seno de una red de computadores interconectados, donde rebotaban de uno a otro hasta llegar a su punto de destino, en el cual se juntaban nuevamente para recomponer el mensaje total. Si alguno de los paquetes se perdía o se alteraba (y se suponía que algunos se habrían de dislocar), no era problema, pues se volvían a enviar.

***1966***, la organización científica ARPA se decidió a conectar sus propios computadores a la red propuesta por Baran, tomando nuevamente la idea de la red descentralizada. A finales de 1969 ya estaban conectados a la red ARPA los primeros cuatro computadores, y tres años más tarde ya eran 40. En aquellos tiempos era, sin embargo, la red propia de ARPA. En los años siguientes la red fue llamada ARPANET (red ARPA), y su uso era netamente militar.

~~Linksinformatica~~ 5

Un grupo de investigadores de los Laboratorios Bell (hoy AT&T) desarrolló un sistema operativo experimental llamado Multics (Información multiplexada y Sistema de Computación) para usar con un computador General Electric. Los laboratorios Bell abandonaron el proyecto, pero en 1969, Ken Thompson, uno de los investigadores del Multics, diseñó un juego para dicho computador, que simulaba el sistema solar y una nave espacial. Con la ayuda de Dennis Ritchie, Thompson volvió a escribirlo, ahora para un computador DEC (Digital Equipment Corporation), aprovechando que, junto con Ritchie había creado también un sistema operativo multitarea, con sistema de archivos, intérprete de órdenes y algunas utilidades para el computador DEC. Se le llamó UNICS (Información Uniplexada y Sistema de Computación) y 

podía soportar dos usuarios simultáneamente.

En 1970 se renombró Unix. Fue un sistema

operativo bueno y seguro, pero su licencia de

uso era muy costosa, lo cual lo ponía fuera del

alcance de muchas personas. Esto motivaría

luego la creación del Proyecto GNU para el

desarrollo de software libre.

***1969***, la organización ARPA junto con la

compañía Rand Corporation desarrolló una red

sin nodos centrales basada en conmutación de

paquetes tal y como había propuesto Paul Baran. La información se dividía en paquetes y cada paquete contenía la dirección de origen, la de destino, el número de secuencia y una cierta información. Los paquetes al llegar al destino se ordenaban según el número de secuencia y se juntaban para dar lugar a la información. Al viajar paquetes por la red, era más difícil perder datos ya que, si un paquete concreto no llegaba al destino o llegaba defectuoso, el computador que debía recibir la información sólo tenía que solicitar al computador emisor el paquete que le faltaba. El protocolo de comunicaciones se llamó NCP. Esta red también incluyó un gran nivel de redundancia (repetición) para hacerla más confiable.

***ARPANET*** conectó los ordenadores centrales vía ordenadores de 

pasarela pequeños, o “routers”, conocidos como Interface

Message Processors (IMPs). El 1 de septiembre de 1969 el

primer IMP llegó a UCLA. Un mes después el segundo fue

instalado en Stanford. Después en UC Santa Barbara y después

en la Universidad de Utah.

***1971***, se creó el primer programa para enviar correo electrónico. Fue Ray Tomlinson, del BBN, y combinaba un programa interno de correo electrónico y un programa de transferencia de ficheros. También en este año un grupo de investigadores del MIT presentaron la propuesta del primer “Protocolo para la transmisión de archivos en Internet”. Era un protocolo muy sencillo 

basado en el sistema de correo electrónico pero sentó las bases para el futuro protocolo de transmisión de ficheros (FTP).

Las instituciones académicas se interesaron por estas posibilidades de conexión. La NSF dio acceso a sus seis centros de supercomputación a otras universidades a través de la ***ARPANET***. A partir de aquí se fueron conectando otras redes, evitando la existencia de centros, para preservar la flexibilidad y la escalabilidad.

***1973***, *ARPA* cambia su nombre por *DARPA*, inicia un programa para investigar técnicas y tecnologías para interconectar redes de tipos diferentes y se lanzan dos nuevas redes: ALOHAnet, conectando siete computadores en cuatro islas, y *SATNET*, una red conectada vía satélite, enlazando dos naciones: Noruega e Inglaterra.

~~Linksinformatica~~ 6

Bob Kahn y Larry Roberts se proponen interconectar a *DARPA* con otras redes, *PRNET* y *SATNET*, con diferentes interfaces, tamaños de paquetes, rotulados, convenciones y velocidades de transmisión. Y en 1974, Vint Cerf, primer Presidente de la Internet Society, y conocido por muchos como el padre de Internet, junto con Bob Kahn, publican “Protocolo para Intercomunicación de Redes por paquetes”, donde especifican en detalle el diseño de un nuevo protocolo, el Protocolo de control de transmisión (TCP, Transmission Control Protocol), que se convirtió en el estándar aceptado. La implementación de TCP permitió a las diversas redes conectarse en una verdadera red de redes alrededor del mundo.

Se crea el sistema Ethernet para enlazar a través de un cable único a las computadoras de una red local (LAN).



***1975***, en enero la revista Popular Electronics hace el lanzamiento del Altair 8800, el primer computador personal reconocible como tal. Tenía una CPU Intel de 8 bits y 256 bytes de memoria RAM. El código de máquina se introducía por medio de interruptores montados en el frente del equipo, y unos diodos luminosos servían para leer la salida de datos en forma binaria. Costaba 400 dólares, y el monitor y el teclado había que comprarlos por separado. Se funda Microsoft. 

***1976***, se funda Apple. ***1977***, se hace popular el computador Apple desarrollado por Steve Jobs y Steve Wozniak en un garaje, y al año siguiente se ofrece la primera versión del procesador de palabras WordStar.



***1979***, Dan Bricklin crea la primera hoja de cálculo, más tarde denominada VisiCalc, la cual dio origen a Multiplan de Microsoft, Lotus 1-2-3 (en 1982), Quattro Pro, y Excel.

*ARPA* crea la primera comisión de control de la configuración de Internet y en 1981 se termina de definir el protocolo TCP/IP (Transfer Control Protocol / Internet Protocol) y *ARPANET* lo adopta como estándar en 1982, sustituyendo a NCP. Son las primeras referencias a Internet, como “una serie de redes conectadas entre sí, específicamente aquellas que utilizan el protocolo TCP/IP”. Internet es la abreviatura de Interconnected Networks, es decir, Redes interconectadas, o red de redes.

~~Linksinformatica~~ 7

***1980***, en octubre, la *IBM* comenzó a buscar un sistema operativo para la nueva computadora personal (PC) que iba a lanzar al mercado, cosa de la cual se enteraron Bill Gates y su amigo Paul Allen, autores del lenguaje de programación Microsoft Basic, basado en el ya existente lenguaje Basic. Ellos compraron los derechos de QDOS (Quick and Dirty Operating System), un sistema operativo desarrollado por Tim Paterson y basado en CP/M, un sistema escrito por Gary Kildall, y lo negociaron con IBM como Microsoft DOS. 

***1981***, IBM presenta el primer computador personal reconocido popularmente como tal, con sistema operativo DOS y procesador Intel 8088. Es bueno recordar que IBM y Microsoft son coautores del sistema operativo PC

DOS/MS-DOS, ya que IBM ayudó a Microsoft a pulir los muchos errores que el MS DOS tenía originalmente.



***1983***, IBM presenta el PC XT con un procesador 8088 de 4,77 Mhz de velocidad y un disco duro de 10 Mb, Microsoft ofrece la versión 1.0 del procesador de palabras Word para DOS y ARPANET se separa de la red militar que la originó, de modo que ya sin fines militares se puede considerar esta fecha como el nacimiento de Internet. Es el momento en que el primer nodo militar se desliga, dejando abierto el paso para todas las empresas, universidades y demás instituciones que ya por esa época poblaban la red.

Richard Stallman, quien por ese entonces trabajaba en el Instituto Tecnológico de Massachussets (MIT), decidió dedicarse al proyecto de software libre que denominó GNU.

***1984***, IBM presenta el PC AT, un sistema con procesador Intel 286, bus de expansión de 16 bits y 6 Mhz de velocidad. Tenía 512 kb de memoria RAM, un disco duro de 20 Mb y un monitor monocromático. Precio en ese momento: 5.795 dólares.

***1985***, Microsoft presenta el sistema operativo *Windows*, demostrando que los computadores compatibles IBM podían manejar también el entorno gráfico, usual en los computadores Mac de Apple. 

***1986***, *Compaq* lanza el primer computador basado en el procesador Intel 80386, adelantándose a IBM.

***1990***, Tim Berners-Lee ideó el hipertexto para crear el World Wide Web (www) una nueva manera de interactuar con Internet. Su sistema hizo mucho más fácil compartir y encontrar datos en Internet. Berners-Lee también creó las bases del protocolo de transmisión HTTP, el lenguaje de documentos HTML y el concepto de los URL. 

***1991***, Linus Torvalds, un estudiante de Ciencias de la Computación de la Universidad de Helsinki (Finlandia), al ver que no era posible extender las funciones del Minix, decidió escribir su propio sistema operativo compatible con Unix, y lo llamó Linux (el parecido con su nombre personal es mera coincidencia).

Miles de personas que querían correr Unix en sus PCs vieron en Linux su única alternativa, debido a que a Minix le faltaban demasiadas cosas. El

~~Linksinformatica~~ 8

proyecto GNU que Stallman había iniciado hacía ya casi diez años había producido para este entonces un sistema casi completo, a excepción del kernel, que es el programa que controla el hardware de la máquina, el cual desarrolló Torvalds y agregó al GNU para formar Linux.

A mediados de los años noventa Linux se había convertido ya en el Unix más popular entre la gente que buscaba alternativas al sistema Windows de Microsoft.

***1992***, es introducida Arquitectura Alpha diseñada por DEC e bajo el nombre AXP, como reemplazo a la serie VAX que comúnmente utilizaba el sistema operativo VMS y que luego originaría el openVMS. Cuenta con un set de instrucciones RISC de 64 bits especialmente orientada a cálculo de punto flotante. No se ha hecho muy popular pero si es reconocida su tecnología en el entorno corporativo.

***1993***, un grupo de investigadores descubrieron que un rasgo de la mecánica cuántica, llamado entrelazamiento, podía utilizarse para superar las limitaciones de la teoría del cuanto (*quantum*) aplicada a la construcción de computadoras cuánticas y a la teleportación (*teleportation*).

***1995***, lanzamiento de Windows 95. Desde entonces Microsoft ha 

sacado al mercado varias versiones tales como Windows 98, 2000

(Server y Proffesional), NT Workstation, NT SMB (Small Business

Server), ME, XP (Proffesional y Home Edition) y el nuevo Vista.

***1996***, se creó Internet2, más veloz que la Internet original, lo cual permite el manejo de archivos muy grandes y aplicaciones en videoconferencia, telemedicina y muchas otras cosas imprácticas por Internet 1. Fue resultado de la unión de 34 de las principales universidades de los Estados Unidos.

***2000***, es presentado el prototipo de computador cuántico construido por 

el equipo de investigadores de IBM que constaba de 5 átomos, se

programaba mediante pulsos de radiofrecuencia y su estado podía ser

leído mediante instrumentos de resonancia magnética, similares a los

empleados en hospitales y laboratorios de química. En este computador,

cada uno de los átomos de flúor que lo componen actúa como un qubit;

un qubit es similar a un bit en un computador electrónico tradicional,

pero con las diferencias que comporta su naturaleza explícitamente

cuántica (superposición de estados, entrelazamiento de los estados de dos

qubits...).

***2005***, los usuarios de internet con conexión de banda ancha superan a los usuarios de internet con conexión vía modem en la mayoría de países desarrollados.

***2007*,** las computadoras personales tanto portátiles como desktop, avanzan rápidamente, desarrollos nuevos de microprocesadores, memorias y otros, hacen que deba renovarse el equipo en el lapso de uno a dos años para no quedar fuera de la tecnología, y perder la 

compatibilidad con los programas actuales.

Actualmente con el lanzamiento del Windows Vista, el usuario debe tener una PC de última generación para poder instalarlo.

~~Linksinformatica~~ 9

***¿Qué es una PC?***

PC son las siglas en inglés de Personal Computer, que traducido significa Computadora Personal. Hay otras que se denominan Computadoras de escritorio, que son la gama de equipos utilizados en el hogar o en las oficinas y que no son portátiles, aunque esta categoría también podría considerarse una computadora personal.

***¿Como Funciona Mi PC?***

A medida que el usuario va tomando confianza con su computadora surgen numerosas inquietudes sobre el significado de las siglas y términos utilizados en la jerga informática. Así en muchas ocasiones no sabe para que sirven o que representa. A continuación intentaremos aclarar algunos de estos interrogantes.

***¿Qué es software y qué es hardware?***

Se denomina ***software*** a todos los componentes intangibles de un ordenador o computadora, es decir, al conjunto de programas y procedimientos necesarios para hacer posible la realización de una tarea específica, en contraposición a los componentes físicos del sistema (hardware). Esto incluye aplicaciones informáticas tales como un procesador de textos, que permite al usuario realizar una tarea, y software de sistema como un sistema operativo, que permite al resto de programas funcionar adecuadamente, facilitando la interacción con los componentes físicos y el resto de aplicaciones.

Probablemente la definición más formal de software es la atribuida al **Instituto de Ingenieros Eléctricos y Electrónicos**, la suma total de los programas de cómputo, procedimientos, reglas documentación y datos asociados que forman parte de las operaciones de un sistema de cómputo. Bajo esta definición, el concepto de software va más allá de los programas de cómputo en sus distintas formas: código fuente, binario o ejecutable, además de su documentación: es decir, todo lo intangible.

El término “software” fue usado por primera vez 

en este sentido por John W. Tukey en 1957. En las

ciencias de la computación y la ingeniería de

software, el software es toda la información

procesada por los sistemas informáticos:

programas y datos. El concepto de leer diferentes

secuencias de instrucciones de la memoria de un

dispositivo para controlar cálculos fue inventado

por Charles Babbage como parte de su máquina

diferencial. La teoría que forma la base de la

mayor parte del software moderno fue propuesta

por vez primera por Alan Turing en su ensayo de

1936, *Los números computables, con una*

*aplicación al problema de decisión*.

Se denomina ***hardware*** o ***soporte físico*** al conjunto de elementos materiales que componen un ordenador. Hardware también son los componentes físicos de una 

computadora tales como el disco duro, CD-ROM, disquetera

(floppy), etc. En dicho conjunto se incluyen los dispositivos

electrónicos y electromecánicos, circuitos, cables, tarjetas,

periféricos de todo tipo y otros elementos físicos.

El hardware se refiere a todos los componentes físicos (que se

pueden tocar) de la computadora: discos, unidades de disco, monitor,

teclado, ratón (mouse), impresora, placas, chips y demás periféricos.

En cambio, el software es intangible, existe como ideas, conceptos,

~~Linksinformatica~~ 10

símbolos, pero no tiene sustancia. Una buena metáfora sería un libro: las páginas y la tinta son el hardware, mientras que las palabras, oraciones, párrafos y el significado del texto son el software. Una computadora sin software sería tan inútil como un libro con páginas en blanco.

***El lenguaje de la PC***

***Sistema Binario: Historia***

El antiguo matemático Indio Pingala presentó la primera descripción que se conoce de un sistema de numeración binario en el siglo tercero antes de Cristo, lo cual coincidió con su descubrimiento del concepto del número cero.

El sistema binario moderno fue documentado en su totalidad por Leibniz en el siglo XVII en su artículo "*Explication de l'Arithmétique Binaire*". Leibniz usó el 0 y el 1, al igual que el sistema de numeración binario actual.

En 1854, el matemático británico George Boole, publicó un artículo que marcó un antes y un después, detallando un sistema de lógica que terminaría denominándose Álgebra de Boole. Dicho sistema jugaría un papel fundamental en el desarrollo del sistema binario actual, particularmente en el desarrollo de circuitos electrónicos.

En 1937, Claude Shannon realizó su tesis doctoral en el MIT, en la cual implementaba el Álgebra de Boole y aritmética binaria utilizando relés y conmutadores por primera vez en la historia. Titulada *Un Análisis Simbólico de Circuitos Conmutadores y Relés*, la tesis de Shannon básicamente fundó el diseño práctico de circuitos digitales.

En noviembre de 1937, George Stibitz, trabajando por aquel entonces en los Laboratorios Bell, construyó un ordenador basado en relés - al cual apodó "Modelo K" (porque lo construyó en una cocina, en inglés "**k**itchen")- que utilizaba la suma binaria para realizar los cálculos. Los Laboratorios Bell autorizaron un completo programa de investigación a finales de 1938, con Stibitz al mando. El 8 de enero de 1940 terminaron el diseño de una Calculadora de Números Complejos, la cual era capaz de realizar cálculos con números complejos. En una demostración en la conferencia de la Sociedad Americana de Matemáticas, el 11 de septiembre de 1940, Stibitz logró enviar comandos de manera remota a la Calculadora de Números Complejos a través de la línea telefónica mediante un teletipo. Fue la primera máquina computadora utilizada de manera remota a través de la línea de teléfono. Algunos participantes de la conferencia que presenciaron la demostración fueron John Von Neumann, John Mauchly y Norbert Wiener, el cual escribió acerca de dicho suceso en sus diferentes tipos de memorias en la cual alcanzo diferentes logros.

***Archivo Binario***

Un ***Archivo binario*** es un archivo informático que contiene información de cualquier tipo, codificada en forma binaria para el propósito de almacenamiento y procesamiento en ordenadores. Por ejemplo los archivos informáticos que almacenan texto formateado o fotografías.

Muchos formatos binarios contienen partes que pueden ser interpretados como texto. Un archivo binario que *sólo* contiene información de tipo textual sin información sobre el formato del mismo se dice que es un archivo de texto plano. Habitualmente se contraponen los términos 'archivo binario' y 'archivo de texto' de forma que los primeros no contienen solamente texto.

~~Linksinformatica~~ 11

Habitualmente se piensa en los archivos binarios como una secuencia de bytes lo que implica que los ***dígitos binarios (bits)*** se agrupan de ocho en ocho. Los archivos binarios contienen bytes que suelen ser interpretados como alguna otra cosa que no sean caracteres de texto. Un ejemplo típico son los programas de ordenador compilados; de hecho, las aplicaciones o programas compilados son conocidos como ***binarios***, especialmente entre los programadores. Pero un archivo binario puede almacenar imágenes, sonido, versión comprimida de otros archivos, etc. En pocas palabras, cualquier tipo de información.

Algunos archivos binarios tienen una cabecera. Esta cabecera es un bloque de metadatos que un programa informático usará para interpretar correctamente la información contenida. Por ejemplo, un archivo GIF puede consistir en múltiples imágenes y la cabecera se usa para identificar y describir cada bloque de datos de cada imagen. Si el archivo binario no tiene cabecera se dice que es un ***archivo binario plano***.

***Bit, lo más pequeño del lenguaje***

**Bit** es el acrónimo de **B**inary dig**it**. (dígito binario). Un bit es un dígito del sistema de numeración binario. La Real Academia Española (RAE) ha aceptado la palabra bit con el plural bits.

Mientras que en nuestro sistema de numeración decimal se usan diez dígitos, en el binario se usan sólo dos dígitos, el 0 y el 1. Un bit o dígito binario puede representar uno de esos dos valores, **0** ó **1**.

Podemos imaginarnos un bit como una bombilla que puede estar en uno de los siguientes dos estados: Apagada o encendida 

El bit es la unidad mínima de información empleada en informática, en cualquier dispositivo digital, o en la teoría de la información. Con él, podemos representar dos valores cualquiera, como verdadero o falso, abierto o cerrado, blanco o negro, norte o sur, masculino o femenino, amarillo o azul, etc. Basta con asignar uno de esos valores al estado de "apagado" (0), y el otro al estado de "encendido" (1).

***Origen del termino Bit***

Claude E. Shannon primero usó la palabra *bit* en un trabajo académico de 1948. Él atribuyó su origen a John W. Tukey, que había escrito una nota en los laboratorios Bell el 9 de enero de 1947 en la cual contrajo las palabras "**b**inary dig**it**" (dígito binario) a simplemente "bit", formando una palabra combinada. Curiosamente, Vannevar Bush había escrito en 1936 sobre los "bits de información" que podían ser almacenados en las tarjetas perforadas usadas en las computadoras mecánicas de ese tiempo.

***Combinación de Bit***

Con un bit podemos representar solamente dos valores. Para representar o codificar más información en un dispositivo digital, necesitamos una mayor cantidad de bits. Si usamos dos bits, tendremos cuatro combinaciones posibles:

• **0 0** - los dos están "apagados"

• **0 1** - el primero (de derecha a izquierda) está "encendido" y el segundo "apagado" • **1 0** - el primero (de derecha a izquierda) está "apagado" y el segundo "encendido" • **1 1** - los dos están "encendidos"

~~Linksinformatica~~ 12

| Hay 4 combinaciones posibles con dos bits | |
| --- | --- |
| **Bit 1** | **Bit 0** |
| 0 | 0 |
| 0 | 1 |
| 1 | 0 |
| 1 | 1 |

Con estas cuatro combinaciones podemos representar hasta cuatro valores diferentes, como por ejemplo, los colores rojo, verde, azul y negro.

A través de secuencias de bits, se puede codificar cualquier valor discreto como números, palabras, e imágenes. Cuatro bits forman un nibble, y pueden representar hasta 24 = 16 valores diferentes; ocho bits forman un octeto, y se pueden representar hasta 28 = 256 valores diferentes. En general, con n número de bits pueden representarse hasta 2n valores diferentes.

Un byte y un octeto no son la misma cosa. Mientras que un octeto siempre tiene 8 bits, un byte contiene *un número fijo de bits*, que no necesariamente son 8. En los computadores antiguos, el byte podría estar conformado por 6, 7, 8 ó 9 bits. Hoy en día, en la inmensa mayoría de las computadoras, y en la mayoría de los campos, un byte tiene 8 bits, siendo equivalente al octeto, pero hay excepciones.

***Octeto o Byte***

Voz inglesa, se pronuncia **báit**, que si bien la Real Academia Española ha aceptado como equivalente a **octeto**, es decir a ocho bits, para fines correctos, un byte debe ser considerado como una secuencia de bits contiguos, cuyo tamaño depende del código de información o código de caracteres en que sea definido. Se usa comúnmente como unidad básica de almacenamiento de información en combinación con los prefijos de cantidad.

Los prefijos kilo, mega, giga, etc. se consideran múltiplos de 1024 en lugar de múltiplos de 1000. Esto es así porque 1024 es la potencia de 2 (210) más cercana a 1000. Se utiliza una potencia de dos porque la computadora trabaja en un sistema binario.

Sin embargo, para el SI, los prefijos mantienen su significado usual de potencias de mil. Así:

| **Nombre Abrev.** |  | **Factor** | **Tamaño en SI** |
| --- | --- | --- | --- |
| **Kilo** | ***K*** | 1024 | 1000 |
| **Mega** | ***M*** | 1.048.576 | 1.000.000 |
| **Giga** | ***G*** | 1.073.741.824 | 1.000.000.000 |
| **Tera** | ***T*** | 1.099.511.627.776 | 1.000.000.000.000 |
| **Peta** | ***P*** | 1.125.899.906.842.624 | 1.000.000.000.000.000 |
| **Exa** | ***E*** | 1.152.921.504.606.846.976 | 1.000.000.000.000.000.000 |

~~Linksinformatica~~ 13

***Codificación del sistema Binario:***

American Standard Code for Information Interchange

El código ***ASCII*** *(acrónimo inglés de* ***A****merican* ***S****tandard* ***C****ode for* ***I****nformation* ***I****nterchange — Código Estadounidense Estándar para el Intercambio de Información*), pronunciado generalmente [áski], es un código de caracteres basado en el alfabeto latino tal como se usa en inglés moderno y en otras lenguas occidentales. Fue creado en 1963 por el Comité Estadounidense de Estándares (ASA, conocido desde 1969 como el Instituto Estadounidense de Estándares Nacionales, o ANSI) como una refundición o evolución de los conjuntos de códigos utilizados entonces en telegrafía. Más tarde, en 1967, se incluyeron las minúsculas, y se redefinieron algunos códigos de control para formar el código conocido como **US-ASCII**.

El código ASCII utiliza 7 bits para representar los caracteres, aunque inicialmente empleaba un bit adicional (bit de paridad) que se usaba para detectar errores en la transmisión. A menudo se llama incorrectamente ASCII a otros códigos de caracteres de 8 bits, como el estándar ISO-8859-1 que es una extensión que utiliza 8 bits para proporcionar caracteres adicionales usados en idiomas distintos al inglés, como el español.

ASCII fue publicado como estándar por primera vez en 1967 y fue actualizado por última vez en 1986. En la actualidad define códigos para 33 caracteres no imprimibles, de los cuales la mayoría son caracteres de control obsoletos que tienen efecto sobre como se procesa el texto, más otros 95 caracteres imprimibles que les siguen en la numeración (empezando por el carácter espacio).

Casi todos los sistemas informáticos actuales utilizan el código ASCII o una extensión compatible para representar textos y para el control de dispositivos que manejan texto.

***Los caracteres de control ASCII***

El código ASCII reserva los primeros 32 códigos (numerados del 0 al 31 en decimal) para caracteres de control: códigos no pensados originalmente para representar información imprimible, sino para controlar dispositivos (como impresoras) que usaban ASCII. Por ejemplo, el carácter 10 representa la función "nueva línea" (line feed), que hace que una impresora avance el papel, y el carácter 27 representa la tecla "escape" que a menudo se encuentra en la esquina superior izquierda de los teclados comunes.

El código 127 (los siete bits a uno), otro carácter especial, equivale a "suprimir" ("delete"). Aunque esta función se asemeja a otros caracteres de control, los diseñadores de ASCII idearon este código para poder "borrar" una sección de papel perforado (un medio de almacenamiento popular hasta la década de 1980) mediante la perforación de todos los agujeros posibles de una posición de carácter concreta, reemplazando cualquier información previa. Dado que el código 0 era ignorado, fue posible dejar huecos (regiones de agujeros) y más tarde hacer correcciones.

Muchos de los caracteres de control ASCII servían para marcar paquetes de datos, o para controlar protocolos de transmisión de datos (por ejemplo ENQuiry, con el significado: ¿hay alguna estación por ahí?, ACKnowledge: recibido o "acuse de recibo", Negative AcKnowledge: No recibido, Start Of Header: inicio de cabecera, Start of TeXt: inicio de texto, End of TeXt: final de texto, etc.). ESCape y SUBstitute permitían a un protocolo de comunicaciones, por ejemplo, marcar datos binarios para que contuviesen códigos con el mismo código que el carácter de protocolo, y que el receptor pudiese interpretarlos como datos en lugar de como caracteres propios del protocolo.

Los diseñadores del código ASCII idearon los caracteres de separación para su uso en sistemas de cintas magnéticas.

~~Linksinformatica~~ 14

Dos de los caracteres de control de dispositivos, comúnmente llamados XON y XOFF generalmente ejercían funciones de caracteres de control de flujo para controlar el flujo hacia un dispositivo lento (como una impresora) desde un dispositivo rápido (como un microprocesador), de forma que los datos no saturasen la capacidad de recepción del dispositivo lento y se perdiesen.

Los primeros usuarios de ASCII adoptaron algunos de los códigos de control para representar "metainformación" como final-de-línea, principio/final de un elemento de datos, etc. Estas asignaciones a menudo entraban en conflicto, así que parte del esfuerzo de convertir datos de un formato a otro comporta hacer las conversiones correctas de metainformación. Por ejemplo, el carácter que representa el final-de-línea en ficheros de texto varía con el sistema operativo. Cuando se copian archivos de un sistema a otro, el sistema de conversión debe reconocer estos caracteres como marcas de final-de-línea y actuar en consecuencia.

Actualmente los usuarios de ASCII usan menos los caracteres de control. Los lenguajes modernos de etiquetas, los protocolos modernos de comunicación, el paso de dispositivos basados en texto a basados en gráficos, el declive de las teleimpresoras, las tarjetas perforadas y los papeles continuos han dejado obsoleta la mayoría de caracteres de control.

***Tabla de Caracteres ASCII***

Como hemos visto anteriormente la tabla sirve para funciones internas de codificación, pero también el usuario puede utilizar esta tabla para poder introducir un código ASCII (Letra, Símbolo o Número) en un procesador de texto o DOS, por ejemplo la letra Ñ, suele tener problemas si se configura mal el teclado, utilizando el código ASCII, presionando la tecla ALT + el código del carácter nos da automáticamente el código en pantalla.

~~Linksinformatica~~ 15

***Fuente de la PC***

***Fuente Eléctrica de la PC:***

La Fuente de Alimentación, tiene componentes electrónicos capaces de transformar la corriente de la red eléctrica, en una corriente que la PC pueda soportar. Esto se consigue a través de unos procesos electrónicos los cuales explicaremos brevemente.

Fuente Secundaria y

Fuente Primaria

1.***Transformación.***

salida de cableado.

Este paso es en el que se consigue reducir la tensión de

entrada a la fuente (220v o 125v con transformador) que

son los que nos entrega la red eléctrica, recordemos que

la corriente eléctrica que llega a nuestro domicilio es de

tipo Alterna y los componentes electrónicos funcionan con corriente Continua. Esta parte del proceso de transformación, como bien indica su nombre, se realiza con un transformador en bobina. La salida de este proceso generará de 5 a 12 voltios.

2. ***Rectificación.***

La corriente que nos ofrece la compañía eléctrica es alterna, esto quiere decir, que sufre variaciones en su línea de tiempo, se producen cambios en forma de ciclos de corriente positiva y negativa, estos cambios se suceden 50 veces por segundo. Eso lógicamente, no nos podría servir para alimentar a los componentes de una PC, ya que imaginemos que si le estamos dando 12 voltios con corriente alterna a un disco duro lógicamente no funcionará ya que al ser variable no estaríamos ofreciéndole los 12 voltios constantes. Lo que se intenta con esta fase es pasar de corriente alterna a corriente continua a través de un componente que se llama puente rectificador o de Graetz. Con esto se logra que el voltaje no baje de 0 voltios, y siempre se mantenga por encima de esta cifra.

3. ***Filtrado.***

Ahora ya, disponemos de corriente continua, que es lo que nos interesaba, no obstante, aún no nos sirve de nada porque no es constante, y no nos serviría para alimentar a ningún circuito Lo que se hace en esta fase de filtrado es aplanar al máximo la 

señal para que no haya oscilaciones, se consigue con uno o

varios condensadores que retienen la corriente y la dejan pasar

lentamente para suavizar la señal, así se logra el efecto deseado.

NUEVO ***EATX*** 24 Pines

4. ***Estabilización***

Ya tenemos una señal continua bastante decente, casi del todo plana, ahora solo nos falta estabilizarla por completo, para que cuando aumenta o descienda la señal de entrada a la fuente, no afecte a la salida de la misma.

Esto se consigue con un regulador.

~~Linksinformatica~~ 16

***Tipos de Fuentes***

Después de comentar estas fases de la fuente de alimentación, procederemos a diferenciar los dos tipos que existen actualmente.

Las dos fuentes que podremos encontrarnos cuando abramos un ordenador pueden ser: AT o ATX

Las fuentes de alimentación AT, fueron usadas hasta que apareció el Pentium MMX, es en ese momento cuando ya se empezarían a utilizar fuentes de alimentación ATX.

Las características de las fuentes AT, son que sus conectores a placa base varían de los utilizados en las fuentes ATX, y por otra parte, quizás bastante más peligroso, es que la fuente se activa a través de un interruptor, y en ese interruptor hay un voltaje de 220v, con el riesgo que supondría manipular la PC.

También destacar que comparadas tecnológicamente con las fuentes ATX, las AT son un tanto rudimentarias electrónicamente hablando.

En ATX, es un poco distinto, ya que se moderniza el circuito de la fuente, y siempre está activa, aunque el ordenador no esté funcionando, la fuente siempre está alimentada con una tensión pequeña para mantenerla en espera.

Una de las ventajas es que las fuentes ATX no disponen de un interruptor que enciende/apaga la fuente, sino que se trata de un pulsador conectado a la placa base, y esta se encarga de encender la fuente, esto conlleva pues el poder realizar conexiones/desconexiones por software.

Existe una tabla, para clasificar las fuentes según su potencia y 

caja.

Plana AT => 150-200 W

MiniTower => 200-300 W

Tower => 230-250 W

Slim => 75-100 W

Plana ATX => 200-250 W

Actualmente los gabinetes utilizan Fuentes de 400 W en adelante,

dado el consumo de Hardware moderno.

No obstante, comentar, que estos datos son muy variables, y únicamente son orientativos, ya que varía según el número de dispositivos conectados a la PC.

**Fan** 

**Cableado para conectar**

**Motherboard y**

**Componentes Internos.**

**Tecla Corta Corriente**

**Entrada 220 Volt**

**Switch selector Voltaje**

~~Linksinformatica~~ 17

***Conexión de Dispositivos***

En Fuentes AT, se daba el problema de que existían dos conectores a conectar a placa base, con lo cual podía dar lugar a confusiones y a cortocircuitos, la solución a ello es basarse en un truco muy sencillo, hay que dejar en el centro los cables negros que los dos conectores tienen, así no hay forma posible de equivocarse.





P9

Tampoco olvidemos los conectores típicos para Disquetera 3 ½, Discos Duros y Lectoras: 

Los equipos modernos utilizan fuentes con conectores adicionales para alimentar los nuevos Coolers y microprocesadores potentes como los Intel P4 o los AMD FX, el cambio constante de los microprocesadores dio mayores velocidades al equipo y prestaciones, así aparecieron los discos rígidos SATA, placas de video PCI-Express, y Periféricos USB, así como también neones y coolers adicionales que se le pueden instalar al equipo.

Un dato importante a tener en cuenta son los Watts de potencia de la fuente, es decir la capacidad de entregar corriente eléctrica (alimentación) a los componentes de la PC, sin que la energía se corte o que por falta de ésta los componentes recalienten. En principio las fuentes eran fabricadas de 150 a 200 Watts y esto era más que suficiente para alimentar todo lo interno, hoy en día, dada la cantidad de hardware incluido en la PC y sus grandes consumos de energía hacen muy importante contar con una fuente que aparte de robusta y de buena calidad tenga la capacidad de alimentar todos los componentes de la PC. Por eso el estándar es de no menos de 400 a 450Watts.

~~Linksinformatica~~ 18

**Etiqueta en Fuente que indica: Fabricante, conexión y Watts.** 

***ATX AT*** 

**Código Colores**

12 Volt MP

PCI-E

**Adicionales al Motherboard **

~~Linksinformatica~~ 19

***Arquitectura de la fuente: Cableado Interno. Código de Colores y Voltajes:***

******

******

Puente entre cables Verde y Negro, para arranque en vacío.

***NUEVO EATX ***Flujo de aire

~~Linksinformatica~~ 20

***MOTHERBOARD***

***Que es el motherboard?***

El Motherboard es el elemento principal de la PC. Si decimos que el procesador es el cerebro. El Motherboard es la espina dorsal, donde están conectados todos los demás elementos de Hardware, es el componente más crítico de una computadora. De ella dependen todos los demás componentes y, por lo tanto, el rendimiento global. En muchas ocasiones los usuarios tienden a descuidar este dispositivo en el momento de selección de componentes.

Físicamente, se trata de una "oblea" de material sintético, sobre la cual existe un circuito electrónico que conecta diversos elementos que se encuentran anclados sobre ella; de esta manera un motherboard puede tener hasta siete capas entre “obleas y circuito impreso”.

La ***placa base****,* ***placa madre*** *o* ***tarjeta madre*** (en inglés ***motherboard***, ***mainboard***) sirve como medio de conexión entre: El microprocesador, circuitos electrónicos de soporte, ranuras para conectar parte o toda la RAM del sistema, la ROM y ranuras especiales (slots) que permiten la conexión de tarjetas adaptadoras adicionales. Estas tarjetas de expansión suelen realizar funciones de control de periféricos tales como monitores, impresoras, unidades de disco, etc.

Se diseña básicamente para realizar tareas específicas vitales para el funcionamiento de la computadora, como por ejemplo las de:

• Conexión física.

• Administración, control y distribución de energía eléctrica.

• Comunicación de datos.

• Temporización.

• Sincronismo.

• Control y monitoreo.

Para que la placa base cumpla con su cometido lleva instalado un software muy básico denominado BIOS.

**Gran cantidad de Zócalos de**

**expansión para cambiar**

**componentes.**

***Arquitectura Abierta:***

El motherboard es mucho más importante de 

lo que parece; Hoy en día con el concepto de

arquitectura abierta es posible incorporar o

intercambiar partes de la PC luego de su

compra o armado, actualizar el equipo, de

esta manera distintos fabricantes pueden

producir partes para incorporar en la PC.

Recordemos que las primeras PC traían sus

componentes soldados a la Placa Madre lo

cual dificultaba su cambio.

Por lo tanto gracias a estas características

uno puede seleccionar los componentes de la

PC de acuerdo al uso del equipo o

rendimiento que se necesite, luego actualizarlo o cambiar algún componente dañado.

**USB Internos**

~~Linksinformatica~~ 21



***Vista Superior Vista Lateral***

~~Linksinformatica~~ 22

***Componentes Integrados (onboard)***

Este concepto se creo con la idea de abaratar el costo de los equipos, una generación de PC salió al mercado con motherboards que además de sus componentes habituales que a continuación veremos incluían en la misma placa de fábrica video, sonido, modem y red. De esta manera un motherboard bajaba el costo final ya que uno se olvida de la compra del resto de los componentes habituales. En su contra podemos decir que estos componentes son de calidad media lo cual limita las prestaciones de la PC, también se ve reducido en espacio físico al incorporar estos integrados y conectores adicionales para los que los fabricantes eliminaron zócalos de expansión, esto limita el concepto de arquitectura modular o el intercambio de partes.

**RED SONIDO**

**Mouse PS/2**

**Video**

**Teclado**

**USB Puerto Paralelo** 

**Mouse Serie**

**TV OUT**

***El Diseño***

El formato de la placa esta sujeta a un estándar de fabricación que se debe respetar para la fácil instalación en el gabinete y su sujeción, referente a su forma rectangular y orificios de soporte. Así como su compatibilidad a los componentes tanto internos como externos por ejemplo zócalos de expansión PCI Express para las nuevas placas de video o conectores USB para una cámara digital o impresora entre otras; este formato es fundamental para la compatibilidad con todo el hardware del

~~Linksinformatica~~ 23

mercado, así también determinados componentes requieren un diseño único partiendo por ejemplo el zócalo del microprocesador que cada modelo del mercado tiene su propio socket.

Chip

controlador 

Red

Zócalos PCI

Zócalo AGP

Pila

Conectores

USB

Frontales

Chipset

Panel

Trasero

Microprocesador (Socket)

Zócalos

Memorias

Conector ATX

RomBios

Conectores IDE Conector Floppy

En la siguiente imagen vemos un diagrama sobre el esquema de diseños su relación en tamaño y nombres:







 

~~Linksinformatica~~ 24

• XT (8.5 × 11" or 216 × 279 mm)

• AT (12 × 11"–13" o 305 × 279–330 mm)

• Baby-AT (8.5" × 10"–13" o 216 mm × 254-330 mm)

• ATX (Intel 1996; 12" × 9.6" o 305 mm × 244 mm)

• EATX (12" × 13" o 305mm × 330 mm)

• Mini-ATX (11.2" × 8.2" o 284 mm × 208 mm)

• microATX (1996; 9.6" × 9.6" o 244 mm × 244 mm)

• LPX (9" × 11"–13" o 229 mm × 279–330 mm)

• Mini-LPX (8"–9" × 10"–11" o 203–229 mm × 254–279 mm)

• NLX (Intel 1999; 8"–9" × 10"-13.6" o 203–229 mm × 254–345 mm)

• FlexATX (Intel 1999; 9.6" × 9.6" o 244 × 244 mm max.)

• Mini-ITX (VIA Technologies 2003; 6.7" × 6.7" o 170 mm × 170 mm max.; 100W max.) • Nano-ITX (VIA Technologies 2004; 120 mm × 120 mm max.)

• BTX (Intel 2004; 12.8" × 10.5" o 325 mm × 267 mm max.)

• MicroBTX (Intel 2004; 10.4" × 10.5" o 264 mm × 267 mm max.)

• PicoBTX (Intel 2004; 8.0" × 10.5" o 203 mm × 267 mm max.)

• WTX (Intel 1998; 14" × 16.75" o 355.6 mm × 425.4 mm)

• ETX y PC/104, utilizados en sistemas especiales.

***Placas ATX:***

El formato ATX *(siglas de Advanced Technology Extended'*) es presentado por Intel en 1995. Con un tamaño de 12 pulgadas de ancho por 9,6 pulgadas de profundo, este nuevo formato se resuelven todos los inconvenientes que perjudicaron a la ya mencionada placa. Los puertos más habituales (impresora Centronics, RS-232 en formato DB-9, la toma de joystick/midi y de tarjeta de sonido, los puertos USB y RJ-45 (para red a 100) y en algunos casos incluso la salida de monitor VGA, se agrupan en el lado opuesto a los slots de ampliación. El puerto DIN 5 de teclado es sustituido por las tomas PS/2 de teclado y mouse (llamadas así por introducirlas IBM en su gama de ordenadores PS/2 y rápidamente adoptada por todos los grandes fabricantes) y situados en el mismo bloque. Todo esto conlleva el que muchas tarjetas necesarias se integren en la placa madre, abaratando costos y mejorando la ventilación. Inmediatamente detrás se sitúa el zócalo o slot de procesador y las fijaciones del ventilador (que al estar más próxima a la fuente de alimentación y su ventilador, actúa más eficientemente), justo al lado de la nueva conexión de fuente de alimentación (que elimina el quemado accidental de la placa). Tras él vienen los slots de memoria RAM y justo detrás los conectores de las controladoras IDE, SCSI (principalmente 

en servidores y placas de gama alta) y de

controladora de disquete, justo al lado de

las bahías de disco de la caja (lo que

reduce los cables).

La nueva fuente, además del interruptor

*físico* de corriente como en la AT, tiene un

modo de apagado similar al de los

electrodomésticos de consumo,

alimentado a la placa con una pequeña

corriente que permite que responda a

eventos (como una señal por la red o un

mando a distancia) encendiéndose o, si se

ha habilitado el modo de hibernado

heredado de las portátiles, restablecer el

trabajo en el punto donde se dejó.

Cabe mencionar la versión reducida de

este formato, las placas mini ATX.

~~Linksinformatica~~ 25

***Micro ATX:***

El formato ***microATX*** (también conocida como **µATX**) es un formato de placa base pequeño con un tamaño máximo de 9,6 x 9,6 pulgadas (244 mm x 244 mm) empleada principalmente en cajas tipo cubo y **SFF**. Debido a sus dimensiones sólo tiene sitio para 1 o 2 slots PCI y/o AGP, por lo que suelen incorporar puertos FireWire y USB 2 en abundancia (para permitir conectar unidades externas de disco duro y regrabadoras de DVD).

***Placa LPX:***

Basada en un diseño de Western Digital, permite el uso de cajas más pequeñas en una placa ATX situando los slots de expansión en una placa especial llamada **riser card** (una placa de expansión en sí misma, situada en un lateral de la placa base). Este diseño sitúa a las placas de ampliación en paralelo con la placa madre en lugar de en perpendicular. Generalmente es usado sólo por grandes ensambladores como IBM, Compaq, HP o Dell, principalmente en sus equipos SFF (Small Form Format o cajas de formato pequeño). Por eso no suelen tener más de 3 slots cada uno.

***Componentes del motherboard:***

Como podemos apreciar en las distintas imágenes, cada Placa tiene un diseño especial, el cual se asemeja a otras pero nunca es el mismo. Cada fabricante decide que componentes utilizar para lograr la máxima compatibilidad y rendimiento con la tecnología del momento. Esta relación se ve reflejada directamente en el precio final de la Placa.

~~Linksinformatica~~ 26

***El Chipset:***

El ***Circuito Integrado Auxiliar*** o ***Chipset*** es un conjunto de circuitos integrados que se encarga de realizar las funciones que el microprocesador delega en ellos. *Chipset* traducido literalmente del inglés significa *conjunto de circuitos integrados*. Se designa circuito integrado auxiliar al circuito integrado que es periférico a un sistema pero necesario para el funcionamiento del mismo. La mayoría de los sistemas necesitan más de un circuito integrado auxiliar; sin embargo, el término *chipset* se suele emplear en la actualidad cuando se habla sobre las placas base de las PCs IBM.

Antiguamente estas funciones eran relativamente sencillas de realizar y el chipset apenas influía en el rendimiento del ordenador, por lo que el chipset era el último elemento al que se concedía importancia a la hora de comprar una placa base, si es que alguien se molestaba siquiera en informarse sobre la naturaleza del mismo. Pero los nuevos y muy complejos micros, junto con un muy amplio abanico de tecnologías en materia de memorias, caché y periféricos que aparecen y desaparecen casi de mes en mes, han hecho que la importancia del chipset crezca enormemente.

Entonces el "*chipset*" es el conjunto de chips que se encargan de controlar determinadas funciones del ordenador, como la forma en que interacciona el microprocesador con la memoria o la caché, o el control de los puertos y slots ISA, PCI, AGP, USB... 

En los procesadores habituales el *chipset* está formado por 2 circuitos

auxiliares al procesador principal:

• El puente norte se usa como puente de enlace entre dicho

procesador y la memoria. El *NorthBridge* controla las funciones de

acceso hacia y entre el microprocesador, la memoria RAM, el

puerto gráfico AGP, y las comunicaciones con el SouthBrigde.

• El *SouthBridge* controla los dispositivos asociados como son la controladora de discos IDE, puertos USB, Firewire, SATA, RAID, ranuras PCI, ranura AMR, ranura CNR, puertos infrarrojos, disquetera, LAN y una larga lista de todos los elementos que podamos imaginar integrados en la placa madre. El puente sur es el encargado de comunicar el procesador con el resto de los periféricos.

Este término fue usado frecuentemente en los años 70 y 90 para designar 

los circuitos integrados encargados de las tareas gráficas de los

ordenadores domésticos de la época: el Commodore Amiga y el Atari

ST. Ambos ordenadores tenían un procesador principal, pero gran

cantidad de sus funciones gráficas y de sonido estaban incluidas en

coprocesadores separados que funcionaban en paralelo al procesador

principal.

Cierto libro compara al Chipset con la médula espinal: una persona puede tener un buen cerebro, pero si la médula falla, todo lo de abajo no sirve para nada.

El **Northbridge** ("puente norte" en inglés) es el chip más importante del conjunto de chips (*Chipset*) que constituye el corazón de la placa madre. Recibe el nombre por situarse en la parte superior de las placas madres con formato ATX y por tanto no es un término utilizado antes de la aparición de este formato para ordenadores de sobremesa.

Chip integrado es el conjunto de la placa base que controla las funciones de acceso desde y hasta microprocesador, AGP, memoria RAM y Southbridge. Su función principal es la de controlar el funcionamiento del bus del procesador, la memoria y el puerto AGP. De esa forma, sirve de conexión (de ahí su denominación de "puente") entre la placa madre y los principales componentes de la PC: microprocesador, memoria RAM y tarjeta de vídeo AGP. Generalmente, las grandes innovaciones

~~Linksinformatica~~ 27

tecnológicas, como el soporte de memoria DDR o nuevos FSB, se implementan en este chip. Es decir, el soporte que tenga una placa madre para determinado tipo de microprocesadores, memorias RAM o placas AGP estará limitado por las capacidades del Northbridge de que disponga.

La tecnología de fabricación de un Northbridge es muy avanzada, y su complejidad, comparable a la de un microprocesador moderno. Por ejemplo, en un Chipset, el Northbridge debe encargarse de sostener el bus frontal de alta velocidad que lo conecta con el procesador. Si pensamos en el bus de 400 MHZ utilizado por ejemplo en el último Athlon XP, y el de 800 MHZ del Intel Prescott, nos damos cuenta de que es una tarea bastante exigente. Debido a esto, la mayoría de los fabricantes de placas madres colocan un enfriador encima del Northbridge para mantenerlo bien refrigerado.

Antiguamente, el Northbridge estaba compuesto por tres controladores principales: memoria RAM, puerto AGP y bus PCI. Hoy en día, el controlador PCI se inserta directamente en el Southbridge ("puente sur"), y en algunas arquitecturas más nuevas el controlador de memoria se encuentra integrado en el procesador; este es el caso de los Athlon 64.

Los Northbridges tienen un bus de datos de 64 bit en la arquitectura X86 y funcionan en frecuencias que van desde los 66Mhz de las primeras placas que lo integraban en 

1998 hasta 1Ghz de los modelos actuales de SiS para procesadores

[AMD64].

El ***puente sur*** o *Southbridge* es un chip (generalmente formado por un

conjunto de circuitos integrados) que forma parte del chipset y de la

placa madre.

Su función principal es comunicar todos los dispositivos de

entrada/salida de un ordenador tales como disco duro, teclado, puerto USB, Firewire, LAN o todos aquellos dispositivos conectados al bus PCI.

El Southbridge es la segunda parte del conjunto del chipset (Northbridge – Southbridge) y se comunica con el microprocesador mediante el NorthBridge. Este último realiza las labores de interconexión con el bus AGP, la memoria RAM y el citado SouthBrigde.

En los últimos modelos de placas el Southbridge acapara cada vez mayor número de dispositivos a conectar y comunicar por lo que fabricantes como AMD o VIA han desarrollado tecnologías como HyperTransport o V-Link respectivamente para evitar el efecto cuello de botella en el transporte de datos entre dispositivos.

A continuación veremos una serie de ejemplos de ***diagramas de Chipsets***:



~~Linksinformatica~~ 28



**Chipset Simple:** 

**Un Solo C.I.**

~~Linksinformatica~~ 29

***Zócalos de expansión (slots):***

Ranura dentro de un ordenador o computadora diseñada para contener tarjetas de expansión y conectarlas al bus del sistema (Bus de datos). La mayoría de los equipos informáticos personales tiene entre 3 y 8 zócalos de expansión (en inglés, slots). Los zócalos ofrecen un medio para añadir características nuevas o mejoradas al sistema, así como también memoria.

**Ranura**, en español. Se trata de cada uno de los alojamientos que tiene la placa madre en los que se insertan las tarjetas de expansión. Todas estas ranuras están conectadas entre sí y un ordenador personal tiene generalmente ocho, aunque puede llegar a doce.

1) Isa Simple. 

2) Isa Doble.

3) VESA.

4) PCI.

5) AGP.

6) CNR o AMR.

7) PCI-E

***El Bus de Expansión ISA:***

Éste Bus se identifica en una motherboard, porque a sus líneas están conectados por soldadura, varios zócalos conectores (Slots) de color negro, donde pueden insertarse plaquetas de interfaces de periféricos. La función del Bus ISA, es permitir la comunicación entre la porción central, ubicada en la plaqueta principal, y los registros ports de dichas interfaces.

Los zócalos vinculados al bus, permiten expandir el número de periféricos de una PC, de donde resulta también su denominación de Bus de Expansión, habiendo sido creado por IBM para las primeras PC, de donde resulta también su denominación de "I/O Channell". Si bien IBM nunca publicó las normas mecánicas y eléctricas que debían cumplir los conectores, y el tipo de señal a transmitir por cada línea del Bus, éste se convirtió en un Standard de hecho, conocido como Industry Estándar Architecture (ISA), siendo otras denominaciones: Bus AT, Bus del Sistema, Bus Convencional, Bus de E/S e IBM PC Bus.

Los fabricantes de motherboards incorporaron el Bus ISA masivamente, y los proveedores de plaquetas interfaces también adecuaron las mismas para ser compatibles con los conectores de los zócalos de éste bus. De éste modo surgió una "Arquitectura Abierta", flexible, a la cual podrían conectarse periféricos de distintos fabricantes, con tal de que se proveyera la plaqueta Interfase que cumpla con el estándar ISA. Esto, sin duda, fue uno de los factores que contribuyó a abaratar los precios de los periféricos y plaquetas, lo cual a su vez, provocó ventas masivas de PC, desarrollando las bases de la revolución informática actual. El Bus ISA sigue formando parte de más del 90% de las PC corrientes. 

Cabe aclarar que en el

Bus ISA, cuando se

inserta una plaqueta

nueva, se deben elegir

las opciones para los

parámetros siguientes:

~~Linksinformatica~~ 30

las direcciones que tendrán los registros que los componen, el número de identificación para solicitar interrupción, y otras señales, mediante llaves o puentes llamados "jumpers", cuya posición indican los fabricantes.

***VESA Local Bus (VLB)***

En 1992, los fabricantes reunidos en la Video Electronics Standard Association (VESA), establecieron el estándar VESA VL, con especificaciones para la implementación del bus, señales eléctricas, y diseño constructivo de los zócalos conectores de éste bus.

Éstos se parecen a los conectores del Bus MCA de IBM, son de color marrón, tienen cincuenta y seis contactos por lado, y están dispuestos cerca de la CPU alineados con los zócalos del Bus ISA. Acorde a los estándares actuales, su número máximo es de tres. Único con el zócalo Isa en conjunto lograba un mejor desempeño en velocidad de datos. Poco tiempo después se lo reemplazo definitivamente por el Zócalo PCI.



***PCI Local Bus***

En 1992, la compañía *Intel* lideró la creación de un grupo que integraba fabricantes de hardware para la industria de la PC. El *Peripherial Component Interconnect (PCI)* Bus, es otra forma de acceder al Bus Local desarrollado para el Pentium, después de que el Bus *VESA* dominara el mercado de las 486. Es apto para PC y otros tipos de computadoras.

A diferencia del *VESA*, el bus se acopla al bus local a través de un chip controlador especial, y está pensado para soportar en sus zócalos (color blanco, de 124 conectores para 32 bits), además de las interfaces de video, disco rígido y red local, las plaquetas para multimedia, audio, video y otras.

El *PCI* funciona a 33 Mhz, con 32 y 64 líneas de datos transfieren hasta un máximo de 132 MB/Seg. Y 264 MB/Seg., respectivamente como el Bus VESA (32 bits solamente). Las plaquetas que se insertan en los zócalos PCI se autoconfiguran ***(Plug and Play)***, o pueden ser configuradas por el sistema, al igual que los Buses MCA, EISA y otros. Esto es que los circuitos están preparados para elegir automáticamente, las direcciones que tendrán los registros que los componen, el número de identificación para solicitar interrupción y otras señales de modo que no exista incompatibilidad con otras plaquetas conectadas.

***La interfaz PCI***

***PCI*** ("***Peripheral Component Interconnect***") es básicamente una especificación para la interconexión de componentes en ordenadores. Ha dado lugar a un ***bus PCI***, denominado también ***Mezzanine***, en español entresuelo, porque funciona como una especie de nivel añadido al bus ISA/EISA tradicional de la placa madre. Es un bus de 32 bits que funciona a 5 V, 33 MHz, con una velocidad de transferencia inicial de 133 Mb/s (Megabits por segundo).

~~Linksinformatica~~ 31

Aunque seguiremos llamándolo "bus PCI", en realidad no es un bus local; por esto, ocupa un lugar intermedio (de ahí el nombre mezzanine) entre el bus del procesador / memoria / cache y el bus estándar *ISA*. El bus *PCI* se encuentra separado del bus local mediante un controlador que hace de pasarela. Cuando la CPU escribe datos en los periféricos PCI (por ejemplo un disco duro), el controlador PCI los almacena en su buffer. Esto permite que la CPU atienda la próxima operación en vez de tener que esperar a que se complete la transacción. A continuación el buffer envía los datos al periférico de la forma más eficiente posible.

Ha sido diseñado pensando en sistemas de máximas prestaciones e incluye todas las funcionalidades y características de los diseños más modernos (soporte para multiprocesador, transferencia a ráfagas - burst mode-, etc.). Presenta características que no eran usuales en los sistemas de bus anteriores, por ejemplo:

• ***Configuración por software*** (sin jumpers): PCI se creó pensando en el estándar **PnP** ("Plug and Play"), por lo que los dispositivos PCI pueden ser configurados exclusivamente mediante software (aunque algunos fabricantes rompen la norma). Cada dispositivo PCI debe estar diseñado para solicitar de forma inequívoca los recursos que necesita (Zona de memoria mapeada, direcciones E/S, canales DMA, Interrupciones, etc.).

• ***Identificación***: Los dispositivos PCI deben identificarse a sí mismos señalando su fabricante, modelo, número de serie y código de clase. Los códigos de fabricante son administrados por una autoridad central, el **PCI SIG**. El código de clase proporciona un método de identificación, de modo que el controlador genérico del S.O. disponga de cierta información básica sobre el dispositivo PCI conectado, e incluso en ausencia de un controlador específico, proporcionar algún control básico del dispositivo.

• ***Diseño flexible***: En cualquier momento pueden añadirse nuevos códigos de fabricante o de clase. De hecho, la especificación ya ha realizado muchas mejoras y extensiones. Por ejemplo, el bus **AGP** ("Advanced Graphics Port" H2.2) es una extensión reciente de la especificación PCI; también el conector SmallPCI, el soporte para 64bits y las versiones de 3.3 V.

• ***Independencia***: PCI no está ligada a ninguna plataforma particular; puede ser implementada virtualmente en cualquiera, además de la conocida arquitectura IBM-PC/x86. De hecho, ha sido adoptado por muchos fabricantes de otras arquitecturas, por ejemplo Apple y SUN.



~~Linksinformatica~~ 32

***Variantes convencionales de PCI:***

• PCI 2.2 para utilizarlo internamente en las portátiles.

• Cardbus es un formato PCMCIA de 32 bits, 33 MHz PCI.

• Compact PCI, utiliza módulos de tamaño Eurocard conectado en una placa PCI. • PCI 2.2 funciona a 66 MHz (requiere 3.3 voltios en las señales) (índice de transferencia máximo de 503 MB/s (533MB/s).

• PCI 2.3 permite el uso de 3.3 voltios y señalizador universal pero no soporta los 5 voltios en las tarjetas.

• PCI 3.0 es el estándar final oficial del bus, con el soporte de 5 voltios completamente removido. • PCI-X cambia el protocolo levemente y aumenta la transferencia de datos a 133 MHz (índice de transferencia máximo de 1014 MB/s).

• PCI-X 2.0 especifica un ratio de 266 MHz (índice de transferencia máximo de 2035 MB/s) y también de 533 MHz, expande el espacio de configuración a 4096 bytes, añade una variante de bus de 16 bits y utiliza señales de 1.5 voltios.

• Mini PCI es un nuevo formato.

• PC/104-plus es un bus industrial que utiliza las señales PCI con diferentes conectores. • Advanced Telecomunications Computing Architecture (ATCA o AdvancedTCA) es la siguiente generación de buses para la industria de las telecomunicaciones.



Esta diferencia en prestaciones del PCI lleva a que muchos fabricantes cambien el color tradicionalmente blanco, por otros.

***AMR Bus***

***AMR*** del inglés ***Audio Modem Riser***. Es una ranura de expansión en la placa madre para dispositivos de audio como tarjetas de sonido o modems, lanzada en 1998, cuenta con 16 pines y es parte del estándar de audio AC97 aun vigente en nuestros días, generalmente utilizados en Motherboards de tipo Genéricos. En un principio se diseñó como ranura de expansión para dispositivos económicos de audio o comunicaciones ya que estos harían uso de los recursos de la máquina como el microprocesador y la memoria RAM. Esto tuvo poco éxito ya que fue lanzado en un momento en que la potencia de las máquinas no era la adecuada para soportar esta carga y el escaso soporte de los drivers para estos dispositivos en sistemas operativos que no fuesen Windows.

***CNR Bus***

***CNR*** Del inglés ***Comunication and Network Riser***. Se trata de una ranura de expansión en la placa madre para dispositivos de comunicaciones como modems, tarjetas Lan o USB. Fue introducido en febrero del 2000 por *Intel* en sus placas para procesadores Pentium y se trataba de un diseño propietario por lo que no se extendió más allá de las placas que incluían los chipsets de Intel.

~~Linksinformatica~~ 33

Adolecía de los mismos problemas de recursos de los dispositivos diseñados para ranura AMR. Puerto especial para tarjetas especiales como modems.

***AMR CNR***

******

******

****AMR**

**CNR**

***Accelerated Graphics Port (AGP):***

El puerto ***AGP*** (***A****ccelerated* ***G****raphics* ***P****ort* en ocasiones llamado ***A****dvanced* ***G****raphics* ***P****ort*) es un puerto (puesto que solo se puede conectar un dispositivo [Solo video], mientras que en el bus se pueden conectar varios) desarrollado por Intel en 1996 como solución a los cuellos de botella que se producían en las tarjetas gráficas que usaban el bus PCI. El diseño parte de las especificaciones del PCI 2.1

Es el tipo de puerto de gráficos más moderno y veloz que existe, pero ya esta siendo reemplazado por los más veloces y actuales PCI-E. Algunas tarjetas multiplican su velocidad 2x, 4x y 8x. AGP2x=512 Mb/seg Agp4x= 1Gb/seg Agp8x=2Gb/seg.

La finalidad de este puerto es mejorar la calidad y velocidad de las aplicaciones 3D y liberar así al procesador de los cálculos 3D.

***Fundamentos de AGP***

En 1996, Intel introdujo AGP 1.0. AGP era una versión modificada del PCI diseñada para acelerar transferencias a las tarjetas video. Fue seguido por AGP 2.0 de 1998 y AGP 3.0 de 2002. Cada nueva versión agregó nuevas velocidades y voltajes.

| **Versión de AGP** | **Voltaje** | **Velocidades máximas** |
| --- | --- | --- |
| AGP 1.0 | 3.3 voltios | 1x en 267MB/s, 2x en 533MB/s |
| AGP 2.0 | 1.5 voltios | 1x en 267MB/s, 2x en 533MB/s, 4x en 1067MB/s |
| AGP 3.0 | 0.8 voltios | 4x en 1067MB/s, 8x en 2133MB/s |

El voltaje que utiliza es usado para enviar datos entre la placa AGP y el zócalo de la placa madre. Los multiplicadores indican la velocidad real por el multiplicador para obtener la velocidad final de la placa.1x, 2x, 4x, y 8x.

***Multiplicadores de AGP***

| **Versión de**  **AGP** | **voltaje** | **Multiplicadores**  **posibles** |
| --- | --- | --- |
| AGP 1.0 | 3.3  voltios | 1x, 2x |

~~Linksinformatica~~ 34

| AGP 2.0 | 1.5  voltios | 1x, 2x, 4x |
| --- | --- | --- |
| AGP 3.0 | 0.8  voltios | 4x, 8x |

AGP tiene ocho multiplicadores de la velocidad: **1x, 2x, 4x, y 8x.** Mirando los voltajes varios y multiplicadores posibles de la velocidad puede ser que pensemos que hay una gran cantidad de clases de tarjetas video y de placas madre que soportan varias combinaciones de voltajes y de multiplicadores. Pero realmente es mucho más simple que eso. La especificación de AGP 1.0 requiere que todas las puestas en práctica apoyen el multiplicador de la velocidad 1x en 3.3 volts. El multiplicador 2x es opcional. No hay cosa tal como una tarjeta video o una placa madre de 3.3 volts que soporte solamente 2x. Por defecto, cuando la energía de la placa AGP 1.0 sube, seleccionan el multiplicador más rápido de la velocidad soportado por la tarjeta video y la placa madre. Si ambas soportan 2x entonces funcionarán en 2x. Si no funcionaran en 1x, que técnicamente funcionan en todas las tarjetas video y las placas madre de AGP 1.0. Hay a menudo una opción en el BIOS que limita la velocidad a 1x y la especificación de AGP 2.0 tiene un requisito similar en el soporte 2x y 1x en 1.5 volts que es obligatorio y en 4x es opcional. La 

especificación AGP 3.0 requiere que el soporte

para 8x y las características 3.0 no sean tan

claras como las 1.0 y 2.0, especificaciones que a

propósito requieren el multiplicador más bajo.

Para saber si hay compatibilidad entre una

tarjeta video AGP y una placa madre, si ambas

soportan el mismo voltaje entonces hay siempre

por lo menos un multiplicador común de la

velocidad soportado por ambos en ese voltaje.

Es necesario solamente cerciorarse de que la

tarjeta video y la placa base tengan por lo menos

un voltaje que señale un campo común. Diferencia de contactos ~~Linksinformatica~~ 35

Memorias 

Video digital DVI

Salida TV Disipador del calor

***Conectores y ranuras de AGP:***

Video Analógico DB15

sobre MC.



Cada tarjeta de AGP tiene uno o dos ranuras en su borde, si una tarjeta video tiene la ranura de 3.3 volts entonces puede utilizar de 3.3 volts.

AGP 2.0 agregó la ranura de 1.5 volts en las tarjetas que podrían utilizar soporte de 1.5 volts. Si la tarjeta tiene ambas ranuras entonces puede utilizar ambos voltajes que señalan. El soporte agregado de

~~Linksinformatica~~ 36

AGP 3.0 para 0.8 volts señala que no se agregó una nueva clase de ranura. Si una tarjeta video soporta 1.5 volts o 0.8 volts entonces tienen la ranura de 1.5 voltios.

Los conectores en la placa madre se afinan para prevenir la inserción de las tarjetas de AGP que podrían ser dañadas si se insertan placas con un conector AGP de distintas especificaciones técnicas. Un conector de la placa madre 3.3V puede aceptar solamente las tarjetas que tienen la ranura 3.3V. Asimismo un conector de la placa madre 1.5V puede aceptar solamente tarjetas con la ranura 1.5V. Un conector universal de la placa madre no tiene ninguna muesca y por lo tanto puede aceptar cualquier clase de tarjeta de AGP. Una tarjeta AGP con ambas ranuras del voltaje se puede introducir en cualquier clase de conector de la placa madre. 

Hay conectores adicionales en ambos extremos de la placa

madre para el AGP que permiten que la tarjeta video reciba

más energía. Las tarjetas universales AGP son totalmente

compatibles con las placas madre de marca conocida, pero no

al reves.

***Compatibilidad oficial de AGP***

Conector adicional de energía

| **Tipos de la tarjeta de los gráficos (tabla de la especificación de AGP 3.0)** | | |
| --- | --- | --- |
| **Tipos de la**  **tarjeta de los**  **gráficos** | **Tipo del**  **conector** | **Descripción** |
| Tarjeta de AGP 3.3V | ranura 3.3V | 3.3V. Velocidades disponibles 1x, 2x. |
| Tarjeta de AGP 1.5V | ranura 1.5V | 1.5V. Velocidades disponibles 1x, 2x, 4x. |
| Tarjeta universal de AGP | Doble  ranurado | 3.3V y 1.5V. Velocidades disponibles 1x, 2x en 3.3V y 1x, 2x, 4x en 1.5V. |
| Tarjeta de AGP 3.0 | ranura 1.5V 0.8V. Velocidades disponibles 4x, 8x. | |
| Tarjeta universal de 1.5V AGP 3.0 | ranura 1.5V | 1.5V y 0.8V. Velocidades disponibles 1x, 2x, 4x en 1.5V y 4x, 8x en 0.8V. |
| Tarjeta universal de AGP 3.0 | Doble  ranurado | 3.3v, 1.5V, y 0.8V de AGP. Velocidades disponibles 1x, 2x en 3.3V y 1x, 2x, 4x en 1.5V y 4x, 8x en 0.8V. |

La tabla de arriba da los nombres oficiales de Intel para las varias clases de tarjetas AGP permitidas por las especificaciones AGP. Desafortunadamente las especificaciones técnicas para una tarjeta video utilizan raramente estos términos en forma correcta para describir la tarjeta video. Ellas generalmente muestran los multiplicadores más rápidos AGP: 8X, 6X, o 4X. De esa información y de las ranuras del voltaje en un cuadro de la tarjeta de video, se puede calcular exactamente cuáles son. Se ven muchas tarjetas de video marcadas como tarjetas AGP 3.0 cuando de hecho son realmente tarjetas universales de 1.5V AGP 3.0.

| **La placa base (la tabla 15 de la especificación de AGP 3.0)** | | |
| --- | --- | --- |
| **Tipos de la placa madre** | **Tipo del**  **conector** | **Descripción** |
|  |  |  |
| Placa base de AGP 3.3V |  | 3.3V afinado 3.3V. Velocidades disponibles 1x, 2x. |
| Placa madre de |  | 1.5V afinado 1.5V. Velocidades disponibles 1x, 2x, 4x. |

~~Linksinformatica~~ 37

| AGP 1.5V |  |  |
| --- | --- | --- |
| Placa madre  universal de AGP | Universal | Soporta 3.3V y 1.5V. Velocidades  disponibles 1x, 2x en 3.3V y 1x, 2x, 4x en 1.5V. |
| Placa madre de AGP 3.0 | 1.5V afinado | 0.8V. Identificación eléctrica adicional para prevenir la operación 1.5V. Velocidades disponibles 4x, 8x. |
|  |  |  |
| Placa madre  universal de 1.5V AGP 3.0 | 1.5V afinado | 1.5V y 0.8V. Velocidades disponibles 1x, 2x, 4x en 1.5V y 4x, 8x en 0.8V. |
|  | | |
| Placa madre  universal de AGP 3.0 | Universal | Soporta 3.3V, 1.5V, y 0.8V. Velocidades disponibles 1x, 2x en 3.3V y 1x, 2x, 4x en 1.5V y 4x, 8x en 0.8V. |

La tabla de arriba da los nombres oficiales de Intel para las varias clases de placas madre con AGP permitidas por las especificaciones.

**Compatibilidad de la placa madre y de la tarjeta (tabla 35 de la**

**especificación de AGP 3.0)**

**Placa**

**madre**

**de AGP 3.3V**

**Placa**

**madre**

**de AGP 1.5V**

**Placa**

**madre**

**universal de AGP**

**Placa**

**madre**

**de AGP 3.0**

**Placa**

**madre**

**universal de 1.5V AGP 3.0**

**Placa**

**madre**

**universal de AGP 3.0**

**Tarjeta AGP**

**3.3V**

Trabaja en 3.3V

No

cabrá

en

ranura

Trabaja en 3.3V

No

cabrá

en

ranura

No

cabrá

en

ranura

Trabaja en 3.3V

**Tarjeta AGP**

**1.5V**

No cabrá en ranura

Trabaja en 1.5V

Trabaja en 1.5V

Los

ajustes en ranura

pero no trabajarán

Trabaja en 1.5V

Trabaja en 1.5V

**Tarjeta universal AGP**

Trabaja en 3.3V

Trabaja en 1.5V

Trabaja en 1.5V

Los

ajustes en ranura

pero no trabajarán

Trabaja en 1.5V

Trabaja en 1.5V

**Tarjeta AGP 3.0**

No cabrá en ranura

Los

ajustes en ranura

pero no

trabajarán.

Los

ajustes en ranura

pero no

trabajarán

Trabaja en 0.8V

Trabaja en 0.8V

Trabaja en 0.8V

**Tarjeta universal 1.5V**

**AGP 3.0**

No cabrá en ranura

Trabaja en 1.5V

Trabaja en 1.5V

Trabaja en 0.8V

Trabaja en 0.8V

Trabaja en 0.8V

**Tarjeta universal AGP 3.0**

Trabaja en 3.3V

Trabaja en 1.5V

Trabaja en 1.5V

Trabaja en 0.8V

Trabaja en 0.8V

Trabaja en 0.8V

~~Linksinformatica~~ 38

***Compatibilidad práctica de AGP***

La tabla anterior demuestra que hay combinaciones de las tarjetas de la placa madre y video que pueden ser insertadas juntas pero no funcionara. Según las especificaciones de AGP no debe haber daños pero la combinación no sería compatible. Si se quitan los protectores de entrada de 0.8 voltios de los zócalos AGP se vera la compatibilidad con la siguiente tabla.

| **Compatibilidad práctica de la placa base y de la tarjeta** | | | | | |
| --- | --- | --- | --- | --- | --- |
|  | **Tarjeta AGP**  **3.3V** | **Tarjeta AGP**  **1.5V** | **Tarjeta**  **universal AGP** | **Tarjeta**  **universal de 1.5V**  **AGP 3.0** | **Tarjeta**  **universal AGP 3.0** |
| **Placa**  **madre**  **AGP 3.3V** | Trabaja en 3.3V | No  cabrá en ranura | Trabaja en 3.3V | No cabrá  en ranura | Trabaja en 3.3V |
| **Placa**  **madre**  **AGP 1.5V** | No  cabrá en ranura | Trabaja en 1.5V | Trabaja en 1.5V | Trabaja en 1.5V | Trabaja en 1.5V |
|  |  |  |  |  |  |
| **Placa**  **madre**  **universal AGP** | Trabaja en 3.3V | Trabaja en 1.5V | Trabaja en 1.5V | Trabaja en 1.5V | Trabaja en 1.5V |
|  |  |  |  |  |  |
| **Placa**  **madre**  **universal de 1.5V**  **AGP 3.0** | No  cabrá en ranura | Trabaja en 1.5V | Trabaja en 1.5V | Trabaja en 0.8V | Trabaja en 0.8V |
|  |  |  |  |  |  |
| **Placa**  **madre**  **universal de AGP**  **3.0** | Trabaja en 3.3V | Trabaja en 1.5V | Trabaja en 1.5V | Trabaja en 0.8V | Trabaja en 0.8V |
|  |  |  |  |  |  |

Si una placa AGP entra en una ranura del motherboard entonces por qué que no son compatibles? Una respuesta práctica que debe ser considerada es el hecho de que algunas de las placas madre originales AGP 1.0 no proporcionan bastante energía para hacer funcionar algunas tarjetas de video más nuevas.

Si se agrega una tarjeta video a una placa madre AGP 1.0 sería beneficioso instalar una tarjeta de video que no consuma mucha energía.

Puede haber de vez en cuando conflictos del recurso con la dirección de memoria instalando una tarjeta de video nueva AGP en una vieja placa madre AGP 1.0. La tarjeta de video trabajará correctamente hasta que se instale el controlador. Una vez instalado el driver creara un conflicto. Las variantes de direcciones que entran en conflicto varían dependiendo de los modelos. Este problema es muy inusual y cuando sucede es raramente posible resolverlo. Exactamente la causa del problema parece ser que la placa madre y la tarjeta de video son incompatibles, de cierta manera Windows evita que asigne correctamente direcciones de memoria a la tarjeta de video. No hay forma de predecir si habrá o no conflictos. También existe una cierta clase de incompatibilidad causada por un BIOS anticuado de la placa madre y posiblemente el BIOS de la tarjeta de video. Una opción es intentar actualizar el BIOS de la placa madre con un BIOS más reciente. Pero puesto que es una placa madre vieja, el fabricante no tendrá muy probablemente todos los BIOS disponibles. Si se utiliza Windows 95, 98 o ME, puede ser posible asignar manualmente direcciones y conseguir solucionar el problema. Pero no puede generalmente solucionar completamente el problema de todos modos. Si se usa

~~Linksinformatica~~ 39

Windows 2000 o XP entonces es probablemente imposible solucionarlo porque las nuevas versiones de Windows evitan casi siempre que se asignen manualmente direcciones de IRQ.

***Placas base de AGP***

Hay algunas placas madre que no utilizan el conector correcto de AGP. Este modelo de AOpen (AK79G) por ejemplo, soporta placas de video universal de 1.5V AGP 3.0 pero tiene un conector universal de AGP que acepta placas de 3.3 voltios, es decir encaja sin problemas en el zócalo. Afortunadamente, también tiene trazado un circuito que protege del daño cuando se inserta una tarjeta de 3.3 volts AGP y enciende un LED para advertir que la tarjeta de video es una tarjeta de 3.3 volts. Algunos fabricantes construyen la placa madre de esta manera como defensa contra las tarjetas de video con las ranuras incorrectas del voltaje. No se puede dañar la placa madre o la tarjeta de video aunque tenga las ranuras incorrectas del voltaje con esta clase de diseño.

Puede parecer que la placa madre tiene un conector universal de AGP cubierto por una etiqueta que no deja insertar las tarjetas de 3.3 voltios. 

Según la especificación, no deben hacer

eso. Los usuarios deben tener cuidado

sobre todo porque si los fabricantes no

obedecieran la especificación sería

posible incurrir en una equivocación y

adquirir la placa equivocada para el

Motherboard.

Es una buena idea adquirir Hardware de

los fabricantes reconocidos. Pero es

bueno comprobar que han utilizado el

conector correcto de AGP.

La tabla de abajo muestra el tipo de placa madre de AGP usados normalmente con su chipset específico. Esto es a modo de orientación para la compra de una placa madre. También recordemos que aunque un chipset soporte AGP no significa que una placa madre tendrá siempre una ranura AGP. Algunas placas madre (onboard) que usan chipsets con AGP dejan hacia fuera el conector de AGP para abaratar costos.

| **Chipset de la placa base** | **Clase de la placa base** |
| --- | --- |
| ALi TXPro  (Aladdin IV) | ninguna ranura de AGP |
| ALi Aladdin V | Placa madre AGP 3.3V |
| ALi MAGiK 1  (M1647) | Placa madre universal AGP |
| ALi M1649 | Placa madre universal AGP |
| AMD 750 (751) | Placa madre AGP 3.3V |
| AMD 760 (761) | Placa madre universal AGP |
| Intel 440BX | Placa madre AGP 3.3V |
| Intel 440EX | Placa madre AGP 3.3V |
| Intel 440FX | ninguna ranura de AGP |
| Intel 440GX | Placa madre AGP 3.3V |
| Intel 440LX | Placa madre AGP 3.3V |
| Intel 440ZX | Placa madre AGP 3.3V |

~~Linksinformatica~~ 40

| Intel 440ZX-66 | Placa madre AGP 3.3V |
| --- | --- |
| Intel 450GX | ninguna ranura de AGP |
| Intel 450KX | ninguna ranura de AGP |
| Intel 450NX | ninguna ranura de AGP |
| Intel 810 | ninguna ranura de AGP |
| Intel 815 | Placa madre universal AGP |
| Intel 820 | Placa madre universal AGP |
| Intel 840 | Placa madre universal AGP |
| Intel 845 | Placa madre AGP 1.5V |
| Intel 848 | Placa madre universal de 1.5V AGP 3.0 |
| Intel 850 | Placa madre AGP 1.5V |
| Intel 860 | Placa madre AGP 1.5V |
| Intel 865 | Placa madre universal de 1.5V AGP 3.0 |
| Intel 875 | Placa madre universal de 1.5V AGP 3.0 |
| Intel 910 | ninguna ranura de AGP |
| Intel 915 ninguna ranura de AGP: PCI-Express | |
| Intel 925 | ninguna ranura de AGP: PCI-Express |
| Intel E7210 | ninguna ranura de AGP |
| Intel E7221 ninguna ranura de AGP | |
| Intel E7320 | ninguna ranura de AGP |
| Intel E7500 | ninguna ranura de AGP |
| Intel E7501 ninguna ranura de AGP | |
| Intel E7505 | Placa madre universal de 1.5V AGP 3.0 |
| Intel E7520 | ninguna ranura de AGP |
| Intel E7525 ninguna ranura de AGP: PCI-Express | |
| NVIDIA NForce | Placa madre AGP 1.5V |
|  | NVIDIA NForce 2 Placa madre universal de 1.5V AGP 3.0 |
| NVIDIA NForce 3 Placa madre universal de 1.5V AGP 3.0 | |
| NVIDIA NForce 4 | ninguna ranura de AGP: PCI-Express |
| SiS630 | Placa madre universal d AGP |
| SiS645 | Placa madre universal AGP |
| SiS648 | Placa madre universal de 1.5V AGP 3.0 |
| SiS649 | ninguna ranura AGP: PCI-Express |
| SiS650 | Placa madre universal AGP |
| SiS651 | Placa madre universal AGP |
| SiS655 | Placa madre universal de 1.5V AGP 3.0 |
| SiS656 | ninguna ranura de AGP: PCI-Express |
| SiS661 | Placa madre universal de 1.5V AGP 3.0 |
| SiS730 | Placa madre universal AGP |
| SiS733 | Placa madre universal AGP |

~~Linksinformatica~~ 41

| SiS735 | Placa madre universal AGP |
| --- | --- |
| SiS740 | ninguna ranura AGP |
| SiS741 | Placa madre universal de 1.5V AGP 3.0 |
| SiS745 | Placa madre universal AGP |
| SiS746 | Placa madre universal 1.5V AGP 3.0 |
| SiS748 | Placa madre universal 1.5V AGP 3.0 |
| SiS755 | Placa madre universal 1.5V AGP 3.0 |
| SiS756 | ninguna ranura de AGP: PCI-Express |
| SiS760 | Placa madre universal d 1.5V AGP 3.0 |
| VÍA CLE266 | ninguna ranura AGP |
| VÍA CN400 | ninguna ranura AGP |
| VÍA K8M800 | Placa madre universal 1.5V AGP 3.0 |
| VÍA K8T800  (VT8385) | Placa madre universal 1.5V AGP 3.0 |
| VÍA K8T800 Pro | Placa madre universal 1.5V AGP 3.0 |
| VÍA K8T890 | ninguna ranura de AGP: PCI-Express |
| VÍA KLE133  (VT8361) | ninguna ranura AGP |
| VÍA KM133  (VT8365) | Placa base universal AGP |
| VÍA KM266  (VT8375) | Placa base universal AGP |
| VÍA KM400  (VT8378) | Placa madre universal 1.5V AGP 3.0 |
| VÍA KT133  (VT8363) | Placa madre universal AGP |
| VÍA KT266  (VT8366) | Placa madre universal AGP |
| VÍA KT333  (VT8367) | Placa madre universal AGP (algunas puestas en práctica es AGP 1.5V) |
| VÍA KT400  (VT8377) | Placa madre universal 1.5V AGP 3.0 |
| VÍA KT600 | Placa madre universal 1.5V AGP 3.0 |
| VÍA KT880 | Placa madre universal 1.5V AGP 3.0 |
| VÍA KX133  (VT8371) | Placa madre universal de AGP |
| VÍA MVP3  (VT82C598AT) | Placa madre de AGP 3.3V |
| VÍA P4M266  (VT8751) | Placa madre universal de AGP  (solamente la mayoría de las puestas en práctica es la placa madre AGP 1.5V) |
| VÍA P4X266  (VT8753) | Placa madre universal AGP |
| VÍA P4X266A  (VT8752) | Placa madre universal AGP |
| VÍA P4X333 | Placa madre universal 1.5V AGP 3.0 |

~~Linksinformatica~~ 42

| (VT8754) |  |
| --- | --- |
| VÍA P4X400  (VT8754) | Placa madre universal 1.5V AGP 3.0 |
| VÍA P4X533 Placa madre universal 1.5V AGP 3.0 | |
| VÍA PLE133  (VT8601A) | ninguna ranura AGP |
| VÍA PLE133T  (VT8602) | ninguna ranura AGP |
| VÍA PM133  (VT8605) | Placa madre universal AGP |
| VÍA PM800 | Placa madre universal 1.5V AGP 3.0 |
| VÍA PM880 | Placa madre universal 1.5V AGP 3.0 |
| VÍA Pro  (VT82C691) Placa madre AGP 3.3V | |
| VÍA Pro 133  (VT82C693A) | Placa madre AGP 3.3V |
| VÍA Pro 133A  (VT82C694X) | Placa madre universal AGP |
| VÍA Pro 266  (VT8633) | Placa madre universal AGP |
| VÍA PT800 | Placa madre universal 1.5V AGP 3.0 |
| VÍA PT880 | Placa madre universal 1.5V AGP 3.0 |
|  | |
| VÍA PT880 Pro | Placa madre universal 1.5V AGP 3.0 |
|  |  |
| VÍA PT894 | ninguna ranura AGP: PCI-Express |
| VÍA PT894 Pro | ninguna ranura AGP: PCI-Express |

**ATI Radeon**

~~Linksinformatica~~ 43



**NVIDIA GE FORCE**

La clave del AGP es la velocidad con la que se comunica con la memoria principal. Esto mejora funciones 3D como el mapeado de texturas, que son almacenados en el frame buffer.

Zócalos donde se conectan las tarjetas gráficas AGP:



~~Linksinformatica~~ 44

***PCI Express:***

***Introducción***

PCI Express (denominado aún a veces por su nombre clave 3GIO, por "tercera generación de E/S") es el sucesor de la tecnología PCI, disponible en las máquinas de escritorio desde 1992.

*PCI Express* está pensado para sustituir no sólo al bus PCI para dispositivos como Modems y tarjetas de red sino también al bus AGP, lugar de conexión para la tarjeta gráfica desde 1997. Al contrario que su predecesor paralelo, PCI Express es un sistema de interconexión serie punto a punto, capaz de ofrecer transferencias con un altísimo ancho de banda, desde 200MB/seg. Para la implementación 1X, hasta 4GB/seg. Para el PCI Express 16X que se empleará con las tarjetas gráficas.

La notación 1X y 16X se refiere al ancho del bus o número de líneas disponibles. La conexión en el PCI Express es además, bidireccional lo que permite un ancho de banda teórico de hasta 8GB/seg. Para un conector 16X, o unos asombrosos 16GB/seg. Para el actual máximo de 32X. *PCI Express* también incluye características novedosas, tales como gestión de energía, conexión y desconexión en caliente de dispositivos (como USB), y la capacidad de manejar transferencias de datos punto a punto, dirigidas todas desde un host. Esto último es importante porque permite a PCI Express emular un entorno de red, enviando datos entre dos dispositivos compatibles sin necesidad de que éstos pasen primero a través del chip host (un ejemplo sería la transferencia directa de datos desde una capturadora de vídeo hasta la tarjeta gráfica, sin que éstos se almacenen temporalmente en la memoria principal).

*PCI Express* también optimiza el diseño de placas madre, pues su tecnología serie precisa tan sólo de un único cable para los datos, frente a los 32 necesarios para el PCI clásico, el cual también necesitaba que las longitudes de estos fuesen extremadamente precisas. La escalabilidad es otra característica clave, pues se pretende que las versiones posteriores de PCI Express sustituyan cualquier característica que *PCI o*, en el segmento de servidores, *PCI-X*, puedan ofrecer.

Dado que *PCI Express* es, a nivel físico un enlace chip a chip podría ser usado, en teoría, para sustituir a la gran cantidad de tecnologías de interconexión actuales; sin embargo, está siendo orientado únicamente hacia tareas muy específicas.

En el siguiente gráfico podemos apreciar una comparativa de las capacidades de los buses a lo largo del tiempo:



***Arquitectura***

Un simple canal en *PCI-Express* ofrecerá inicialmente una velocidad de 2,5 Gbits/s en cada dirección. Cada ruta emplea dos pares de hilos (transmisión y recepción), ofreciendo un rendimiento efectivo de 200MBytes/s en cada dirección una vez factorizamos las sobrecargas del protocolo. No obstante, sus creadores afirman que tendrá una escalabilidad límite que permitirá hasta, al menos, 10Gbits/s en cada ruta y por cada dirección.

~~Linksinformatica~~ 45

La diferencia más obvia entre *PCI-Express* y su antecesor es que, mientras PCI emplea una arquitectura en paralelo, su sucesor utiliza una arquitectura serie punto a punto o conmutada. Una ventaja del bus Serie frente al Paralelo es el alto ancho de banda que se puede conseguir con un número mucho menor de señales. Dichas conexiones no llegan a situaciones llamadas "delay skew", donde los bits en paralelo llegan en distintos instantes de tiempo y han de ser sincronizados. Además, son más baratas de implementar. Ciertamente, los interfaces paralelos pueden ser extremadamente veloces y muy efectivos para algunos interfaces a nivel de chips, o en la tecnología SCSI por ejemplo.

***Características físicas del enlace Serie y Configuraciones:***

Una simple conexión serie de *PCI-Express* consta de una conexión dual utilizando dos pares de señales diferencialmente dirigidas y de baja tensión un par de recepción y otro de envío (cuatro cables). Una señal diferencial se deriva usando la diferencia de potencial entre dos conductores. La conexión dual permite que los datos sean transferidos en ambas direcciones simultáneamente, similar a las conexiones full duplex (como en los teléfonos), solo que en este caso, cada par de hilos posee su propia toma de tierra. Con el bus PCI un dispositivo debe requerir primero acceso al bus PCI compartido desde un árbitro central y entonces tomar control del bus para transferir datos al dispositivo de destino, con la transmisión de datos ocurriendo en una dirección entre dos dispositivos en cada instante de tiempo.

Un flujo de datos/reloj serie puede ser transferido sobre distancias mucho mayores que usando buses paralelo con los relojes separados (los buses paralelo con los relojes síncronos pueden sufrir problemas de recuperación y de ruidos en la señal). Además, los enlaces en serie son más baratos de implementar, lo cual es un buen presagio para conectar dispositivos de Entrada/Salida internamente, y también para conexiones largas externas. Sin embargo, extraer y crear los relojes de manera que vayan como hemos expuesto conlleva una sobrecarga adicional de procesamiento, por tanto las interfaces paralelas tienden más a ser usadas para unir procesadores de alta velocidad y componentes de chipset en un sistema multiprocesador actual, ya que poseen una latencia menor.

***Características de transmisión:***

**Transmisión diferencial**

Al igual que otros buses del ordenador que han evolucionado a la transmisión serie (USB, Serial ATA) utiliza la técnica LVDS (Low Voltage Differential 

Signaling).

***Transmisión sincrónica.*** La señal de reloj está

mezclada con la propia información. Para ello, usa una

codificación 8b/10b que transmite 10 bits por cada 8 de

información, por lo que genera una sobrecarga del 20 %.

***Transmisión bidireccional***

Una conexión está compuesta de 2 canales, uno de ida y

otro de vuelta que transmiten simultáneamente (dos canales simplex).



~~Linksinformatica~~ 46

***Conexión múltiple***

PCI Express puede utilizar varias conexiones para la misma comunicación dando lugar a configuraciones llamadas x1, x2, x4, x8, x12, x16, x32. Las conexiones x16 y x32 están pensadas para conectar dispositivos como *tarjetas gráficas*.



• Se pueden establecer múltiples canales virtuales en una conexión múltiple. • Cada canal puede transmitir hasta 2'5 Gbit/s.

***Velocidad de transferencia de una conexión PCI Express x32***

En una dirección se puede transmitir:

2'5 Gbit/s x 32 canales = 80 Gbit/s = 10 GByte/s

Si contamos la transferencia simultánea en ambas direcciones:

160 Gbit/s = 20 GByte/s

***Transmisión isócrona*** Es posible reservar y garantizar un ancho de banda bajo demanda consiguiendo una transmisión en tiempo real. A esto se le conoce como transferencia isócrona, pues se puede garantizar el tiempo que durará una transmisión de datos (i.e. tiempo real).

***Distancia*** La inclusión de la señal de reloj permite mayores distancias respecto a los buses paralelo cuya señal discurre por una línea separada. En el diseño de este bus se ha marcado como objetivo permitir hasta 50 cm. de distancia entre dispositivos con tecnología de placa de circuito impreso de 4 capas y conectores estándar. Se podría aumentar la distancia usando componentes de mayor calidad.

***Mantenimiento***

***Consumo energético***

- Bajo consumo debido a las bajas tensiones de funcionamiento.

- Implementa funciones de ahorro de energía.

***Ahorro de costes***

La transmisión serie ahorra muchas líneas y por tanto patillas en los circuitos integrados, pistas en las placas de circuito impreso, hilos en los cables permitiendo conectores más pequeños.

***Compatibilidad con PCI***

Aunque es evidente la incompatibilidad hardware, se mantiene una compatibilidad con PCI en las capas software, lo que permite abaratar los costes en la implementación de los controladores de dispositivo (drivers).

***Conexión sustitución***

- Conexión en caliente (hot-plug)

- Cambio en caliente (hot-swap)

***Integridad de la señal***

- Al disminuir el nº de pistas, permite tomar medidas contra las interferencias electromagnéticas

~~Linksinformatica~~ 47

(EMI).

- La conexión serie tiene menos problemas con la propagación por la diferencia de longitud de las pistas.

- La señal diferencial disminuye los problemas con el ruido.

***Errores***

- Gestión integrada de errores que incluye la posibilidad de generar informes. ***Topología***

Podemos observar en la figura un concentrador raíz (Root Complex) (posiblemente un dispositivos de chipsets del tipo *Northbridge* que conecta el subsistema de CPU/memoria a los dispositivos de Entrada/Salida), switches (que internamente poseen unos puentes lógicos PCI-a-PCI para mantener la compatibilidad), y varios dispositivos en las "hojas" del "grafo".

Ciertos puentes, como PCI-a-PCI Express también se pueden incorporar. El siguiente diagrama sobre las Especificaciones del PCI Express 1.0 muestra una topología de ejemplo como la descrita. Se puede observar como algunas arquitecturas de sistemas PC se asemejan a la arquitectura mostrada:

 

***Vista lógica de un switch en***

***PCI Express:***

~~Linksinformatica~~ 48



En la siguiente tabla podemos ver el esquema de los pines genéricos de conexión (es decir, que poseerán todos los slots de PCI-Express independientemente de la amplitud 1x, 2x, 4x, etc.) y que serán ampliados conforme el bus crezca su ancho de banda.



***Transacciones de paquetes en PCI-Express:***

Los paquetes en *PCI-Express* comprenden cuatro tipos básicos de transacción memoria, E/S, configuración y mensajes. La siguiente imagen muestra una petición de paquete viajando del Dispositivo B al Dispositivo A, y otra desde A hasta B. Esto podría ser desde una lectura de memoria, una escritura, una lectura de E/S, una transacción de configuración, y cada una tiene una fase de petición y otra de terminación.



Además, las transacciones en PCI Express usan un mecanismo de control basado en un flujo de créditos (gestionado por la capa de abstracción de transacciones) para asegurar que el dispositivo de

~~Linksinformatica~~ 49

destino posee unos recursos de buffer suficientes (disponibles) para aceptar el tamaño y tipo de datos de la transferencia del dispositivo que envía.

***Interrupciones:***

PCI Express soporta dos tipos de interrupciones, las viejas interrupciones heredadas PCI INTx (donde x= A, B, C, ó D) usando una técnica de emulación, y las nuevas *Interrupciones Señalizadas por Mensajes* (MSI de "Message Signaled Interrupt"). MSI es opcional en los dispositivos PCI 2.2/2.3, pero se requiere en los nuevos modelos de dispositivos PCI Express devices.

La emulación de INTx puede señalizar interrupciones al chipset host. Es compatible con los drivers PCI y con el software de los sistemas operativos. Virtualiza las señales de interrupción físicas de PCI usando un mecanismo de señalización por banda. Los dispositivos PCI Express deben soportar tanto las anteriores INTx como los modos MSI y los dispositivos heredados encapsularán la información de las interrupciones INTx dentro de una transacción de mensajes de PCI-Express (uno de los tipos de transacciones que vimos un poco más arriba).

Las interrupciones MSI son activas por flanco y enviadas por medio de transacciones de escritura de memoria. El Driver sobrescribirá lo que sea necesario para obtener las ventajas del uso de las interrupciones por flanco MSI. El esquema MSI es el método originalmente deseado de propagación de interrupciones cuando se usa un protocolo de paquetes sobre un enlace serie. MSI es más efectivo en sistemas multiprocesador ya que cualquier dispositivo puede editar interrupciones a los distintos host directamente. Muchos procesadores y arquitecturas de sistemas de E/S han previsto la posibilidad del uso de técnicas de MSI.

***PCI Express en el mundo gráfico:***

Con tantas características nuevas y ancho de banda para derrochar, PCI Express es un gran salto sobre PCI y AGP. Sin embargo, mantiene compatibilidad con el software PCI, al mantener los modelos de inicialización y memoria, lo que significa que los drivers y sistemas operativos no tendrán muchos problemas a la hora de soportar el nuevo sistema.

En el mundo del procesamiento gráfico, PCI-Express vuelve a cobrar protagonismo, y es que un bus con tantas expectativas despierta gran ilusión entre los fabricantes de tarjetas gráficas, como NVIDIA y ATI por ejemplo.

Algunos de los más beneficiados por el avance de PCI Express serán los ya mencionados ATI y NVIDIA, así como otros fabricantes de tarjetas gráficas. Dado que el conector PCI Express NO será compatible con las tarjetas AGP actuales, habrá que adaptar las tarjetas al bus, en caso de que se desee un cambio de placa o bien de tarjeta.

Por supuesto, los fabricantes de sistemas gráficos no solo aprecian las ventajas fiscales del PCI Express, sino también sus mejoras técnicas, que incluyen no solo el mayor ancho de banda, sino también una mayor potencia eléctrica disponible. El actual AGP 8x (o también AGP 3.0) ha forzado los límites en cuanto a rendimiento, y ya se ha visto que ha llegado el momento del cambio. PCI Express aliviará bastantes de los problemas de temporización del AGP actual, y casi triplicará la potencia eléctrica máxima disponible para la tarjeta, lo que lo situará por encima de AGP y de una gran cantidad de buses, entre ellos el clásico PCI.

Una señal más clara y mayor potencia eléctrica puede suponer una mejora significativa, especialmente en la gama alta de procesamiento de gráficos. Un bonito efecto colateral es que PCI Express hará sencilla la instalación de múltiples tarjetas gráficas de gama alta en el mismo equipo, cosa que, actualmente no es tan fácil. No obstante, antes los fabricantes deberán solucionar muchos otros problemas, como el sobrecalentamiento y los mecanismos para evacuar ese calor (los enormes ventiladores de hoy en día), ya que si con PCI-Express se persigue una posible reducción en las

~~Linksinformatica~~ 50

dimensiones de la placa base, también estaremos reduciendo en cierto modo el espacio interno para la instalación de dispositivos y favoreciendo la acumulación de focos de calor.

***¿Qué es la tecnología SLI de NVIDIA?*** 

La tecnología NVIDIA® SLI™ es una innovación revolucionaria que

permite aumentar drásticamente el rendimiento gráfico combinando

varias GPU NVIDIA en un mismo sistema dotado de un procesador de

comunicaciones y contenidos multimedia (MCP) NVIDIA nForce®

SLI.

La tecnología NVIDIA SLI proporciona hasta el doble de rendimiento 

de gráficos que una solución gráfica única gracias al uso de algoritmos

de software patentados por NVIDIA y una lógica de escalabilidad

dedicada en cada GPU y cada MCP. Esto permite instalar dos placas de video y conectarlas por medio de un puente que actúa de nexo entre los dos componentes, luego el software hace el resto. 

***Conectores SLI y Placas:***

Vista Lateral 



Puente SLI



~~Linksinformatica~~ 51





***PCI Express modelos***

******

~~Linksinformatica~~ 52

***Datos técnicos de los buses:***

| **Zócalos** | **Velocidad de Transferencia** |
| --- | --- |
| 16-bit ISA | 16MB/s |
| EISA | 32MB/s |
| VLB | 132MB/s |
| PCI | 132MB/s |
| AGP 1x | 264MB/s |
| AGP 2x | 528MB/s |
| AGP 4x | 1056MB/s |
| AGP 8x | 2112MB/s |
| PCIe x1 | 500MB/s (Single Data Lane - Both Directions) |
| PCIe x2 | 1000MB/s (Dual Data Lane - Both Directions) |
| PCIe x4 | 2000MB/s (Quadruple Data Lane - Both Directions) |
| PCIe x8 | 4000MB/s (Eight Data Lane - Both Directions) |
| PCIe x12 | 6000MB/s (Twelve Data Lane - Both Directions) |
| PCIe x16 | 8000MB/s (4000MB/s Per Direction (Two Directions)) |

***Comparación de Conectores:***

***Vista Superior:***

*** ***

~~Linksinformatica~~ 53

***Socket de CPU:***

Es una matriz de pequeños agujeros (zócalo) colocada en una placa base (motherboard) donde encajan, sin dificultad los pines de un microprocesador; dicha matriz denominada *Pin grid array* o simplemente *PGA*, permite la conexión entre el microprocesador y dicha placa base. En los primeros ordenadores personales, el microprocesador venía directamente soldado a la placa base, pero la aparición de una amplia gama de microprocesadores llevó a la creación del Socket, permitiendo el intercambio de microprocesadores en la misma placa.

En la actualidad, cada familia de microprocesadores requiere un 

tipo distinto de zócalo, ya que existen diferencias en el número de

pines, su disposición geométrica y la interconexión requerida con

los componentes de la placa base. Por tanto, no es posible conectar

un microprocesador a una placa base con un zócalo no diseñado

para él.

Algunos sockets de CPU comercializados tienen las siguientes

denominaciones:

• Socket 478, para microprocesadores Intel Pentium 4.

• Socket 775, para microprocesadores Pentium D y algunos Intel Pentium 4. • Socket 939, para microprocesadores AMD Athlon 64.

• PAC611, para microprocesadores Intel Itanium 2.

• AM2, para procesadores AMD.

***Lista de sockets***

Existen muchos tipos de sockets, usados por diferentes CPUs, listado hasta la fecha por orden de antigüedad.

• PAC611 Intel Itanium

• PAC418 Intel Itanium

• Socket T (Land Grid Array-775) Intel Pentium 4 & Celeron1

• Socket 604 Xeon

• Socket 480 Intel Pentium M (Double core)

• Socket 479 Intel Pentium M (Single core)

• Socket 775 Intel Pentium 4 & Celeron

• Socket 478 Intel Pentium 4 & Celeron

• Socket 423 Intel Pentium 4

• Socket 370 Intel Celeron & Pentium III

• Socket AM2 Zócalo de 940 pines, pero incompatible con los primeros Opteron y Athlon64 FX. Algunos integrantes serán: AMD "Orleans" Athlon 64, AMD "Windsor" Athlon 64 X2, AMD "Orleans4" Athlon 64 FX. Será introducido el 6 de junio de 2006

• Socket F AMD Opteron. Será introducido el 2006

• Socket S AMD Turion 64, Será introducido el 2006

• Socket 939 AMD Athlon 64 / AMD Athlon 64 FX a 1GHz / Sempron

• Socket 940 AMD Opteron

• Socket 754 AMD Athlon 64 / Sempron / Turion 64

• Socket A Últimos AMD Athlon, Athlon XP, Duron y primeros Sempron

• Socket 563 Low-power Mobile Athlon XP-M (µ-PGA Socket, Mobile parts ONLY) • Slot 1 Intel Pentium II & early Pentium III

• Slot A Primeros AMD Athlon y Alpha 21264

• Socket 8 Intel Pentium Pro

• Super Socket 7 AMD K6-2 & AMD K6-III

~~Linksinformatica~~ 54

• Socket 7 Intel Pentium & compatibles de Cyrix, AMD

• Socket 6 Intel 486

• Socket 5 Intel Pentium 75-133MHz y compatibles

• Socket 4 Intel Pentium 60/66MHz

• Socket 3 Intel 486 (3.3v and 5v) y compatibles

• Socket 2 Intel 486

• Socket 1 Intel 486

• 486 Socket Intel 486

***Zócalo ZIF (Zero Insertion Force):***

Los primeros Zócalos, no tenían ningún mecanismo que permitiera la fácil instalación del Microprocesador, la tarea de colocarlo en el zócalo era fácil pero riesgosa a la vez, cualquier error producía el quiebre de los pines. Con la introducción del **ZIF** (del inglés *Zero Insertion Force*) en el mercado, se conecta un microprocesador con un mecanismo que permite una fuerza de inserción nula, es decir la parte superior del Socket se desliza y permite una fácil colocación sin riesgo alguno, gracias a un sistema mecánico es posible introducir el microprocesador sin necesidad de fuerza alguna evitando así el riesgo de ruptura de una de sus pines de contacto.

***Sockets de 4ª generación:***

**Nombre:** Socket 1 

**Pines:** 169 LIF y 169 ZIF

**Voltajes:** 5 V

**Bus:** 16, 20, 25, 33 MHz

**Multiplicadores:** 1x - 3x

**Micros soportados:**

486SX (16~33 MHz)

486SX2 (50~66 MHz)

486SX OverDrive (P 25~33 MHz)

486SX2 OverDrive (P 50 MHz)

486DX (20~33 MHz)

486DX2 (50~66 MHz)

486DX4 (75~120 MHz, con adaptador)

486DX OverDrive (P 25~33 MHz)

486DX2 OverDrive (P 50~66 MHz)

486DX4 OverDrive (P 75~100 MHz)

486DX2 OverDrive (PR 50~66 MHz)

486DX4 OverDrive (PR 75~100 MHz)

Am5x86 (133 MHz, con adaptador)

Cx486

Cx486S

**Nombre:** Socket 2 

**Pines:** 238 LIF y 238 ZIF

**Voltajes:** 5 V

**Bus:** 25, 33, 40, 50 MHz

**Multiplicadores:** 1x - 3x

**Micros soportados:**

486SX (25~33 MHz)

486SX2 (50~66 MHz)

486SX OverDrive (P 25~33 MHz)

486SX2 OverDrive (P 50 MHz)

~~Linksinformatica~~ 55

486DX (25~50 MHz)

486DX2 (50~80 MHz)

486DX4 (75~120 MHz, con adaptador)

486DX OverDrive (P 25~33 MHz)

486DX2 OverDrive (P 50~66 MHz)

486DX4 OverDrive (P 75~100 MHz)

486DX2 OverDrive (PR 50~66 MHz)

486DX4 OverDrive (PR 75~100 MHz)

Pentium OverDRive (P 63~83 MHz)

Am5x86 (133 MHz, con adaptador) Cx486 Cx486S

*Socket 1 y 2*: Para los primeros Microprocesadores 386 y 486. (Como se ve en la imagen no tiene tecnología *ZIF*)

**Nombre:** Socket 3 

**Pines:** 237 LIF y 237 ZIF

**Voltajes:** 3.3 / 5 V

**Bus:** 25, 33, 40, 50 MHz

**Multiplicadores:** 1x - 3x

**Micros soportados:**

486SX (25~33 MHz)

486SX2 (50~66 MHz)

486SX OverDrive (P 25~33 MHz)

486SX2 OverDrive (P 50 MHz)

486DX (25~50 MHz)

486DX2 (50~80 MHz)

486DX4 (75~120 MHz)

486DX OverDrive (P 25~33 MHz)

486DX2 OverDrive (P 50~66 MHz)

486DX4 OverDrive (P 75~100 MHz)

486DX2 OverDrive (PR 50~66 MHz)

486DX4 OverDrive (PR 75~100 MHz)

Pentium OverDRive (P 63~83 MHz)

Am5x86 (133 MHz)

Cx486

Cx486S

Cx5x86 (100~120 MHz)

***Sockets de 5ª generación***

***Socket 7*: Permitían** la inserción de una amplia gama de procesadores, ya que permaneció en activo durante mucho tiempo. Este Socket era válido para instalar procesadores de Intel tipo Pentium, Pentium MMX, procesadores de AMD tipo K6, K6-2, etc., entre otros muchos.

**Nombre:** Socket 7 

**Pines:** 296 LIF y 321 ZIF

**Voltajes:** Split, STD, VR, VRE, VRT (2.5 - 3.3 V)

**Bus:** 40, 50, 55, 60, 62, 66, 68, 75, 83, 90, 95, 100, 102, 112, 124

**Multiplicadores:** 1.5x - 6.0x

**Micros soportados:**

Pentium P45C (75~200 MHz)

Pentium MMX P55C (166~266 MHz)

Pentium OverDrive (P125~166 MHz)

AMD K5 (75~200 MHz)

K6 (166~300 MHz)

K6-2 (266~570 MHz)

K6-2+ (450~550 MHz)

K6-III (400~450 MHz)

K6-III+ (450~500 MHz)

Cyrix 6x86 PR90+ a PR200+

Cyrix 6x86L PR120+ a PR200+

Cyrix 6x86MX (PR166+ a PR133+)

Cyrix MII (233~433 MHZ)

Rise mP6 (166~266 MHz)

Winchip (150~240 MHz)

Winchip2 (200~240 MHz)

Winchip2A/B (200~300 MHz)

**Notas:** A las versiones superiores a 100 MHz de FSB se les llamó "Socket Super 7"

~~Linksinformatica~~ 56

*Socket 8*: Socket válido para el micro de Intel "Pentium Pro", muy famoso a pesar de su antigüedad ya que fue el primero que implementaba la caché dentro del encapsulado del micro y permitía la comunicación a la misma velocidad.

***Sockets de 6ª generación:***

**Nombre:** Socket 370 

**Pines:** 370 ZIF

**Voltajes:** VID VRM (1.05 - 2.1 V)

**Bus:** 66, 100, 133 MHz

**Multiplicadores:** 4.5x - 14.0x

**Micros soportados:**

Celeron (Mendocino, 300A - 533 MHz)

Celeron (Coppermine (500A MHz - 1'1 GHz)

Celeron (Tualatin, 900A MHz - 1'4 GHZ)

Pentium III (Coopermine, 500E MHz - 1'13 GHZ)

Pentium III (Coopermine-T, 866 MHz - 1'13 GHZ)

Pentium III (Tualatin, 1'0B - 1'33 GHZ)

Pentium III-S (Tualatin, 700 - 1'4 GHZ)

Cyrix III (Samuel, 533, 667 MHz)

Via C3 (Samuel 2, 733A - 800A MHz)

Via C3 (Ezra, 800A - 866A MhZ)

Via C3 (Ezra-T 800T MHZ - 1'0T GHz)

Via C3 (Nehemiah, 1 - 1'4 GHz)

*Socket 370 o PGA 370*: Tipo de conector que usan los últimos procesadores Pentium III y Celeron de Intel. Por cierto, PGA significa "Pin Grid Array" o "Matriz de rejilla de contactos".

***Sockets de 7ª generación:***

**Nombre:** Socket A/462 

**Pines:** 462 ZIF



**Voltajes:** VID VRM (1.1 - 2.05 V) **Bus:** 1002, 133x2, 166x2, 200x2 MHz **Multiplicadores:** 6.0x - 15.0x 

**Micros soportados:**

Duron (Spitfire, 600-950 MHz), Duron (Morgan, 1 - 1'3 GHz)

Duron (Appaloosa, 1'33 GHz)

Duron (Applebred, 1'4 - 1'8 GHz) Athlon (Thunderbird 650 MHz - 1'4 GHz) Atlon 4 Mobile (Palomino)

Athlon XP (Palomino, 1500+ a 2100+)

Athlon XP (Thoroughbred A, 2200+)

Athlon XP (Thoroughbred B, 1600+ a 2800+)

Athlon XP (Barton, 2500+ a 3200+)

Athlon MP (Palomino, 1 GHz a 2100+)

Athlon MP (Thoroughbred, 2000+ a 2600+)

Athlon MP (Barton, 2800+)

1 GHz a 2100+)

Sempron (Thoroughbred 2200+ a 2300+)

Athlon Sempron (Thorton 2000+ a 2400+)

Athlon Sempron (Barton)

Geode NX (667, 100 y 1400 MHz)

**Notas:** todos los micros mencionados son de AMD

**Nombre:** Socket 478 

**Pines:** 478 ZIF

**Voltajes:** VID VRM

**Bus:** 100x4, 133x4, 200x4 MHz

**Multiplicadores:** 12.0x - 28.0x

**Micros soportados:**

Celeron (Willamete, 1'7 - 1'8 GHz)

Celeron (Northwood 1'6 - 2'8 GHz)

Celeron D (Prescott 310/2'333 Ghz - 340/'2933 GHz)

Penitum 4 (Willamette 1'4 - 2'0 GHz)

Pentium 4 (Northwood 1'6A - 3'4C)

Penitum 4 (Prescott, 2,26A - 3,4E GHz)

Pentium 4 Extreme Edition (Gallatin, 3'2 - 3'4 GHz)

~~Linksinformatica~~ 57

Pentium M (Banias, 600 MHz - 1'7 GHz, con adaptador)

Pentium M (Dothan, 600 MHz - 2'26 GHz, con adaptador)

**Notas:** Similares en soporte de micros al Socket 423, pero visiblemente mucho más pequeño *Socket 462 ó Socket A*: Conector diseñado para la inserción de procesadores Athlon de AMD.

**Nombre:** Socket 479 

**Pines:** 478 ZIF

**Voltajes:** VID VRM

**Bus:** 100x4, 133x4 MHz

**Multiplicadores:** 12x - 28x

**Micros soportados:**

Celeron M (Dothan, 380/1'6 a 390/1'7 GHz)

Celeron M (Yonah, 410/1'466 a 430/1'733 GHz)

Pentium M (Dothan 735/1'7 a 770/2'133 GHz)

Core Solo (Yonah, 1'833 GHz)

Core Duo (Yonah, T2300/1,667 a T2600/2'166 GHz)

Core 2 Duo (Merom, T550/1'667 a T7600/2'333 GHz)



**Nombre:** Socket 423

**Pines:** 423 ZIF 

**Voltajes:** VID VRM) 1.0 - 1.85 V)

**Bus:** 100x4 MHz

**Multiplicadores:** 13.0x - 20.0x 

**Micros soportados:**

Celeron (Willamette, 1'7 - 1'8 GHz, con adaptador)

Pentium 4 (Willamette, 0'18 micras, 1,3 - 2 GHz) 

Pentium 4 (Northwood, 0'13 micras, 1,6A - 2,0A GHz, con adaptador)

 

**Notas:** memoria RAMBUS

*Socket 423 y 478*: Ambos sockets corresponden al Pentium 4, sin embargo el segundo de ellos es el más moderno y admite frecuencias superiores a los 2 Ghz. También para los Celeron más recientes.

***Sockets de 8ª generación:***

**Nombre:** Socket 754 

**Pines:** 754 ZIF

**Voltajes:** VID VRM (1.4 - 1.5 V)

**Bus:** 200x4 MHz

**Multiplicadores:** 10.0x - 12.0x

**Micros soportados:**

Athlon 64 (Clawhammer, 2800+ a 3700+)

Athlon 64 Mobile (Clawhammer, 3000+)

Athlon 64 (Newcastle, 2800+ a 3000+)

Sempron 64 (Paris, 2600+ a 3300+ Sempron 64 (Palermo, 2600+ a 3400+)

**Nombre:** Socket 940 

**Pines:** 940 ZIF

**Voltajes:** VID VRM (1.5 - 1.55 V)

**Bus:** 200x4 MHz

**Multiplicadores:** 7.0x - 12.0x

**Micros soportados:**

Athlon 64 (Sledgehammer, FX-51 y FX-53)

~~Linksinformatica~~ 58

Opteron (Sledgehammer, 140 - 150) 

Opteron (Denmark, 165- ???)

Opteron (Sledgehammer, 240 - 250)

Opteron (Troy, 246 - 254)

Opteron (Italy, 265 - 285)

**Nombre:** Socket 771

**Pines:** 771 bolas FC-LGA

**Voltajes:** VID VRM

**Bus:** 166x4, 266x4, 333x4 MHz

**Multiplicadores:** 12.0x - 18.0x

**Micros soportados:**

Xeon (Dempsey, 5030/2'67 a 5050/3'0 GHz, FSB 667)

Xeon (Dempsey, 5060/3'2 a 5080/3,73 GHz, FSB 1033)

Xeon (Woodcrest 5110/1'6 a 5120/1'866 GHz, FSB 1066)

Xeon (Woodcrest 5130/2'0 a 5160/3'0 GHz, FSB 1333)

**Notas:** el núcleo Woodcrest es doble (doble core)







































**Nombre:** Socket M2

**Pines:** 638 ZIF

**Voltajes:** VID VRM

**Bus:** 200x4 MHz

**Multiplicadores:** 11.0x - 15.0x **Micros soportados:**

Opteron 1xx

**Nombre:** Socket 775 o T 

**Pines:** 775 bolas FC-LGA

**Voltajes:** VID VRM (0.8 - 1.55 V)

**Bus:** 133x4, 200x4, 266x4 MHz

**Multiplicadores:** 13.0x - 22.0x

**Micros soportados:**

Celeron D (Prescott, 326/2'533 a 355/3'333 GHz, FSB533)

Celeron D (Cedar Mill, 352/3'2 a 356/3'333 GHZ, FSB533)

Pentium 4 (Smithfield, 805/2'666 GHZ, FSB 533)

Pentium 4 (Prescott, 505/2,666 a 571/3,8 GHZ, FSB 533/800)

Pentium 4 (Prescott 2M, 630/3'0 a 672/3,8 GHZ, FSB 533/800)

Pentium 4 (Cedar Mill, 631/3'0 a 661/3'6 GHz, FSB 800)

Pentium D (Presler, 915/2'8 a 960/3'6 GHZ, FSB 800)

Intel Pentium Extreme (Smithfield, 840, 3'2 GHz)

Pentium 4 Extreme (Gallatin, 3'4 - 3'46 GHz)

Pentium 4 Extreme (Prescott, 3.73 GHz)

Intel Pentium Extreme (Presler, 965/3073 GHz).

Core 2 Dúo (Allendale, E6300/1'866 a E6400/2133 GHz, FSB 1066)

Core 2 Duro (Conroe, E6600/2'4 a E6700/2'666 GHz, FSB 1066)

Core 2 Extreme (Conroe XE, X6800EE/2'933 GHZ)

Core 2 (Millville, Yorkfield, Bloomfield)

Core 2 Duo (Wolfdale, Ridgefield)

Core 2 Extreme (Kentsfield, cuatro cores)

**Notas:** los núcleos Presler, Allendale y Conroe son dobles (doble core).

**Nombre:** Socket 939 

**Pines:** 939 ZIF

**Voltajes:** VID VRM (1.3 - 1.5 V)

**Bus:** 200x5 MHz

**Multiplicadores:** 9.0x - 15.0x

**Micros soportados:**

Athlon 64 (Victoria, 2GHz+)

~~Linksinformatica~~ 59

Athlon 64 (Venice, 3000+ a 3800+)

Athlon 64 (Newcastle, 2800+ a 3800+)

Athlon 64 (Sledgehammer, 4000+, FX-53 y FX-55)

Athlon 64 (San Diego, 3700+. FX-55 y FX-57)

Athlon 64 (San Diego)

Athlon 64 (Winchester 3000+)

Athlon 64 X2 (Manchester, 3800+ a 4600+)

Athlon 64 X2 (Toledo, 4400+ a 5000+ y FX-60)

Athlon 64 X2 (Kimono)

Opteron (Venus, 144-154)

Opteron (Denmark, 165-185)

Sempron (Palermo, 3000+ a 3500+)

**Notas:** los núcleos X2 Manchester, Toledo y Denmark son dobles (doble core).

**Nombre:** Socket AM2 

**Pines:** 940 ZIF

**Voltajes:** VID VRM (1.2 - 1.4 V)

**Bus:** 200x5 MHz

**Multiplicadores:** 8.0x - 14.0x

**Micros soportados:**

Athlon 64 (Orleans, 3200+ a 3800+)

Athlon 64 (Spica)

Athlon 64 X2 (Windsor, 3600+ a 5200+, FX-62)

Athlon 64 X2 (Brisbane)

Athlon 64 X2 (Arcturus)

Athlon 64 X2 (Antares)

Athlon 64 Quad (Barcelona)

Athlon 64 Quad (Budapest)

Athlon 64 Quad (Altair)

Opteron (Santa Ana, 1210 a 1216)

Sempron64 (Manila, 2800+ a 3600+)

Athlon 64 (Sparta)

**-** Los núcleos Windsor y Santa Ana son dobles (doble core).

- Los Windsor traen entre 256 y 1024 Kb de caché, comparar modelos.

**Siglas:**

• LIF: Low Insertion Force (sin palanca)

• PGA: Pin grid array

• SECC: Single Edge Contract Cartridge

• SEPP: Single Edge Processor Package

• SPGA: Staggered Pin Grid Array

• VID VRM: Voltage ID Voltage Regulator Module (el voltaje de la CPU se puede variar en la BIOS)

• VLIF: Very Low Insertion Force

• ZIF: Zero Insertion Force (con palanca)

***Microprocesadores por SLOT***

El *Slot 1* introdujo un cambio respecto a los anteriores sockets: mientras que los Pentium y anteriores usaban un Socket ZIF PGA/SPGA, que es cuadrado, el *Slot 1* está montado en un *cartucho conector de un solo lado* (SECC), que es alargado. El procesador es 

como una tarjeta PCI, pero con una conexión de 242 pines

a la placa base.

La parte de detrás es una pieza sólida de plástico. Si se le

quiere conectar un disipador, éste iría en la parte de arriba.

Algunas placas base tienen un sistema de sujeción del

procesador, que consiste en unas piezas de plástico a cada

lado del zócalo Slot 1. Este sistema no es tan cómodo

~~Linksinformatica~~ 60

como los de otros sockets, y a veces hay que forzar estas piezas para colocar o quitar un procesador. ***Existen 3 tipos de Slot:***

*Slot A*: En este conector iban instalados los antiguos procesadores Athlon de AMD. *Slot 1*: A este conector le corresponden los procesadores Intel Pentium II y también los procesadores más antiguos Pentium III.

*Slot 2*: Este conector es más conocido a nivel de servidores de red, donde iba instalado el procesador Xeon.

Los 3 tipos de Slot son muy similares y pueden englobarse dentro de la siguiente imagen: 

donde se aprecian también los orificios donde se instalaba un soporte para el microprocesador, el cual era tan alto y voluminoso que necesitaba sujeción extra:

 

Por último en este rango vemos un microprocesador Pentium II:



Básicamente el slot fue un desarrollo de Intel (***Slot 1***) por llevar mas arriba la velocidad de sus Microprocesadores, los cuales en formato Socket estaban teniendo problemas. Con esta ingeniosa idea Intel se reacomodo nuevamente al tope del desarrollo de Procesadores y salio al mercado el Pentium II, III y Celeron, dejando atrás a su mas fuerte competidor AMD que se mantuvo con su formato en Socket pero luego también adopto el Slot, pero lo denomino ***Slot A***, no son compatibles entre si.

~~Linksinformatica~~ 61

***Tabla de referencia estimativa:***

**PreSocket** 132 386

**PreSocket** 387

**PreSocket** 168 486

**PreSocket** Weitek

**Socket 1** 1693 5V 486SX, 486DX, 486DX2, 486DX4 OD **Socket 2** 2384 5V 486SX, 486DX, 486DX2, 486DX4 OD, Pentium OD **Socket 3** 2374 5V /

3.3V 486SX, 486DX, 486DX2, 486DX4, Pentium OD, 5x86

**Socket 4** 2734 5V Pentium 60-66, Pentium OD

**Socket 5** 3205 3.3V Pentium 75-133 MHz, Pentium OD **Socket NexGen** 463 NexGen Nx586

**Socket 6** 2354 3.3V Never used (486DX4, Pentium OD)

**Socket 7** (FSB66) 3215 2.5- 3.3V

Pentium 75-200 MHz, Pentium OD, Pentium MMX, Pentium MMX OD, K5, 6x86, K6, 6x86MX

(FSB100) 3215 2.0- 3.3VPentium MMX, K5, K6, K6-II, K6-III, 6x86, 6x86L, MII, mP6, C6,

**SuperSocket 7**

WinChip2, Crusoe

**Socket 8** 3875 3.1V /

3.3V Pentium Pro, Pentium Pro OD, Pentium II OD

**Socket 370** 3706 Celeron

**Socket FC-PGA** 370 Pentium II, III, Celeron FlipChip-versión **Socket FC-PGA2** 418 Dual Pentium II

**Socket USD8** Mobile Pentium II with BGA-2 outfit (µPGA-2) **Socket 423** 423 Pentium4

**Socket 479** 479 Pentium4-M

**Socket 479**

(canceled) 479 Prescott v0.9

**Socket µPGA478** 478 Pentium 4

**Socket 603** 603 Pentium 4 Xeon (Foster)

**Socket µPGA604** 604 Pentium 4 (Prestonia)

**Socket 462 / A** 462 Athlon, Duron, Spitfire

**Socket 462 (low**

**profile)** 462 Athlon, Duron, Spitfire

**Socket 775 LGA** 775 Intel Celeron, P4 HT

**Socket 563 µPGA** 563 AMD Thoroughbred

**Socket 754** 754 AMD Athlon 64

**Socket M2** 940 AMD Athlon FX

**AMD Socket AM2** 940 AMD Opteron, Athlon FX 64 X2, Semprom HTT **Slot 1 (SC242)** 242n/a2.8V /

3.3V Pentium II, Pentium Pro (with Socket 8 on daughtercard)

**Slot 2 (SC330)** 330n/a Pentium II Xeon, Pentium III Xeon, Celeron **Slot A** n/a AMD K7

**Slot B** DEC alpha

**Slot M (PAC-418)** 418 Merced, Itanium

~~Linksinformatica~~ 62

***Conector Floppy:***

Es el encargado de controlar el dispositivo Floppy. Su trabajo consiste en aceptar solicitudes del software y de los dispositivos y observar que se cumplan dichas solicitudes. Un ejemplo es la lectura de un byte en este dispositivo que es de un bloque de datos en un lugar determinado del disquete.

***Motherboard*** 

***Cuatro***

***Conectores SATA***

***Dos Conectores***

***IDE***

***Conector FDC o***

***Floppy***

***Antiguo Cable Floppy para Disqueteras 5 ¼ y 3 1/2*** 

Corte

La Disquetera debe conectarse luego de la sección cortada en 

uno de los extremos del cable *Floppy*, eso le indica al sistema

que es el dispositivo A:. Actualmente la disquetera es un

Hardware casi obsoleto, por lo tanto no se instala aunque

muchos usuarios las piden. En reemplazo a este cable salio al

mercado un cable más moderno y con dos conectores

únicamente (uno al Motherboard y otro a la Disquetera).

~~Linksinformatica~~ 63

***Conectores IDE:***

**IDE** son las siglas de *Integrated Drive Electronics*, *o* ***ATA*** (Advanced Technology Attachment) controla los dispositivos de almacenamiento masivo de datos, como los discos duros y ***ATAPI*** (Advanced Technology Attachment Packet Interface) añade además dispositivos como, las unidades CD-ROM.

Se define por primera vez en el año 1988 utilizando el obsoleto modo PIO (Programmed Input Output, Entrada y salida programada) para transmitir datos.

*Las diversas versiones de ATA son:*

• Paralell ATA

o ATA.

o ATA2. Soporta transferencias rápidas en bloque y multiword DMA.

o ATA3. Es el ATA2 revisado.

o ATA4. conocido como Ultra-DMA o ATA-33 que soporta transferencias en 33 MBps. o ATA5 o ATA/66. Originalmente propuesta por Quantum para transferencias en 66 MBps. o ATA6 o ATA/100. Soporte para velocidades de 100MBps.

o ATA/133. Soporte para velocidades de 133MBps.

Serial ATA. Remodelación de ATA con nuevos conectores (alimentación y datos), cables y tensión de alimentación. Mas abajo detallaremos.

Las controladoras IDE casi siempre están incluidas en la placa

base, normalmente dos conectores para dos dispositivos cada

uno. **De los dos discos duros**, **uno** tiene que estar como **esclavo y el otro** como **maestro** para que la controladora sepa de qué disposivo mandar/recibir los datos. La configuración se realiza mediante jumpers. Habitualmente, un disco duro puede estar configurado de una de estas tres formas:

• Como maestro ('master'). Si es el único dispositivo en el

**Ide1Ide2** 

cable, debe tener esta configuración, aunque a veces también funciona si está como esclavo. Si hay otro dispositivo, el otro debe estar como esclavo.

• Como esclavo ('slave'). Debe haber otro dispositivo que sea maestro.

• Selección por cable (*cable select*). El dispositivo será maestro o esclavo en función de su posición en el cable. Si hay otro dispositivo, también debe estar configurado como *cable select*. Si el dispositivo es el único en el cable, debe estar situado en la posición de maestro. Para distinguir el conector en el que se conectará el primer bus Ide (Ide 1) se utilizan colores distintos.

Este diseño (dos dispositivos a un bus) tiene el 

inconveniente de que mientras se accede a un dispositivo

el otro dispositivo del mismo conector IDE no se puede

usar. En algunos chipset (Intel FX triton) no se podría

usar siquiera el otro IDE a la vez.

Este inconveniente está resuelto en S-ATA y en SCSI,

que pueden usar dos dispositivos por canal.

Los discos IDE están mucho más extendidos que los

SCSI debido a su precio mucho más bajo. El

rendimiento de IDE es menor que SCSI pero se están

reduciendo las diferencias. El UDMA hace la función

~~Linksinformatica~~ 64

del Bus Mastering en SCSI con lo que se reduce la carga de la CPU y aumenta la velocidad y el Serial ATA permite que cada disco duro trabaje sin interferir a los demás.

De todos modos aunque SCSI es superior se empieza a considerar la alternativa S-ATA para sistemas informáticos de gama alta ya que su rendimiento no es mucho menor y su diferencia de precio sí resulta más ventajosa.

**Conector IDE 1** 

**Dos Dispositivos**

**conectados.**

No olvidemos que antes de conectar dos dispositivos por cable (IDE 1 o IDE 2) cuatro en total, debe configurarse El Hardware Master y el Slave para que no choquen los datos en el cable.



Cada Disco Rígido y discos CD-ROM, tienen en su parte posterior Jumpers de configuración, con su tabla de seteo correspondiente ya que varían de acuerdo a cada fabricante.

A) CD-ROM

B) DVD

C) Disco Rígido

D) Cables de Datos de 80 Hilos.

E) IDE 1 (Primaria)

F) IDE 2 (Secundaria)

~~Linksinformatica~~ 65

***Cable de Datos de 80 Hilos:***

******

Las diferentes denominaciones que utilizamos para referirnos a él. Este interfaz es popularmente conocido como IDE pero su nombre oficial es ATA (AT Attachment, Conexión AT). Los dispositivos que utilizan este interfaz se llaman IDE (siglas de "Integrated Drive Electronics", Dispositivo con Electrónica Integrada) como los discos duros IDE, grabadoras de CD y DVD IDE, lectores de CD y DVD IDE, etc. Pero, como he comentado, lo normal hoy en día es referirnos tanto al interfaz como a las unidades que lo utilizan bajo la denominación IDE, en lugar de llamar al interfaz ATA o EIDE y a los dispositivos que lo utilizan unidades IDE. La confusión no queda solo aquí, mas adelante aclararé otros términos para que cuando te hablen de este interfaz con mil denominaciones diferentes sepas en cada caso a que se refieren exactamente.

Las distintas versiones y mejoras que ha ido experimentando este interfaz son las siguientes:

• ATA o ATA-1, en su primera versión su velocidad máxima era de 8,3 Mbytes/segundo. Solo Permitía la conexión de discos duros y un máximo de dos.

• ATA-2 y ATA-3, supusieron varias mejoras en el interfaz pero no llegaron a popularizarse. Para no complicar el apunte no entramos en detalle en estas dos mejoras. *EIDE*, Enhanced IDE (IDE mejorado) es una evolución del estándar ATA creada por Western Digital al que se le incorporó ATA-2, *ATAPI* y un doble bus para conectar cuatro dispositivos (discos duros, lectores CD-ROM, etc.). Con la incorporación de ATA-2 se aumentó la velocidad a 16,6 Mbytes/segundo. Con la incorporación de *ATAPI* (ATA Packet Interface) se permitió la conexión de otros dispositivos distintos a los discos duros (lectores CD-ROM, grabadoras, etc.). ATAPI es un protocolo de comunicaciones necesario para que estos dispositivos puedan utilizar el interfaz ATA y comunicarse con el resto del sistema. Por esta mejora del interfaz hay quien le pasó a denominar interfaz IDE/EIDE.

• ATA-4 (desde esta versión el interfaz pasó a denominarse ATA/ATAPI y por ello esta especificación también es conocida como ATA/ATAPI 4), supuso la introducción de la tecnología Ultra DMA (siglas de Ultra Direct Memory Access, Ultra Acceso Directo a Memoria) en el Interface ATA. Gracias a esta tecnología el periférico (Disco Duro, Grabadora, Lector, etc.) se comunica directamente con la memoria principal del ordenador liberando de trabajo al procesador y mejorando el rendimiento del periférico al trabajar directamente con la memoria del sistema sin esperar a que las peticiones de lectura y escritura sean atendidas. Se introdujeron los modos de Ultra DMA 0 (16,7 Mbytes/segundo), Ultra DMA 1 (25 Mbytes/segundo) y Ultra DMA 2 (33 Mbytes/segundo). Además se pasó a un cable mas ancho, de 80 conectores, que es el que empleamos hoy en día. (También es conocido como ATA33, Ultra ATA33, Ultra DMA 33, UDMA/33).

• ATA-5 (también conocido como ATA/ATAPI-5), se introdujo los modos Ultra DMA 3 (44 Mbytes/segundo) y Ultra DMA 4 (66 Mbytes/segundo). (También es conocido como ATA66, Ultra ATA66, Ultra DMA 66, UDMA/66).

~~Linksinformatica~~ 66

• ATA-6 (también conocido como ATA/ATAPI-6), entre otras mejoras se introduce el modo Ultra DMA 5 que tiene un ancho de banda de 100 Mbytes por segundo. (También es conocido como ATA100, Ultra DMA 100, UDMA/100).

• ATA-7 (también conocido como ATA/ATAPI-7), es la última versión del interfaz y permite un ancho de banda de 133 Mbytes/segundo. (También es conocido como ATA133, Ultra DMA 133, UDMA/133).

Estas son las conexiones ATA mas empleadas hoy en día (independientemente de la especificación se les sigue llamando interfaz IDE, y para diferenciar entre los diferentes ATA se especifica IDE Ultra DMA 66 para ATA-5 o IDE Ultra DMA 133 para ATA-7, mira en la relación superior de los diferentes nombres para no confundirte con las distintas denominaciones).

El tamaño teórico máximo del cable es de 45 cm. y se pueden conectar dos dispositivos (teniendo que configurar uno como maestro y otro como esclavo). No se pueden conectar los dispositivos con el ordenador en funcionamiento y transmite la información en paralelo.

Los métodos más utilizados (no son los únicos) para transferir datos por el interfaz IDE (ATA/ATAPI) y sus tasas máximas de transferencia son los siguientes:

*PIO Mode, Programmed Input/Output Mode:*

- Mode 0, tasa máxima de transferencia de 3,3 MB/s.

- Mode 1, tasa máxima de transferencia de 5,2 MB/s.

- Mode 2, tasa máxima de transferencia de 8,3 MB/s.

- Mode 3, tasa máxima de transferencia de 11,1 MB/s.

- Mode 4, tasa máxima de transferencia de 16,7 MB/s.

*Ultra DMA, Ultra Direct Memory Access:*

.

- Mode 0, tasa máxima de transferencia de 16,7 MB/s.

- Mode 1, tasa máxima de transferencia de 25,0 MB/s.

- Mode 2, tasa máxima de transferencia de 33,3 MB/s.

- Mode 3, tasa máxima de transferencia de 44,4 MB/s.

- Mode 4, tasa máxima de transferencia de 66,7 MB/s.

- Mode 5, tasa máxima de transferencia de 100,0 MB/s.

- Mode 6, tasa máxima de transferencia de 133 MB/s.

***Conectores y tecnología SATA:***

Serial ATA es el nuevo estándar de conexión de discos duros. Hasta hace relativamente poco tiempo, en el mercado del consumo se hacía uso del interfaz ATA normal o Pararell ATA, del que existen variedades de hasta 133Mbytes/seg. Teóricos. Dicho interfaz 

consistía en unas fajas planas a las cuales se podían conectar hasta

dos discos duros (o unidades ópticas).

Serial ATA, la nueva tecnología, es totalmente compatible con la

anterior, de manera que no habrá problemas de compatibilidad con

los sistemas operativos. De hecho se pueden encontrar conversores

~~Linksinformatica~~ 67

***Disco Rígido y Cable SATA Disco Rígido y Cable IDE*** 

Con el formato antiguo, es cierto que a nivel físico está más cercano de lo que sería un puerto Firewire o un USB, aunque únicamente disponible para la conexión de unidades internas.

Ventajas que nos reporta este nuevo sistema? En cuanto a velocidad hay ventajas, ya que la nueva interfaz comienza trabajando a 150Mbytes/seg. (133 como máximo en ATA), sin embargo la máxima mejora respecto al sistema anterior (en mi opinión) es el tipo de cableado que se utiliza, mucho más fino y aerodinámico que el anterior , lo que permite que estos cables, al ser muchísimo más finos, faciliten el flujo de aire dentro de la caja, reduciendo el calentamiento de nuestro equipo. Otra de las mejoras de este tipo de cableado es que permite hasta 1 metro de longitud (medio metro en ATA).

Respecto al cable de alimentación también es diferente al de los discos ATA originales, y las tensiones de trabajo son menores, además no es necesaria la configuración “Master/Slave” tradicional. En los dibujos de abajo se puede ver la diferencia en las conexiones, disco tradicional ATA a la izquierda y un Serial ATA a la derecha. 



Los Cables de Datos IDE fueron reemplazados por

cables más delgados, con mejores prestaciones, que no

frena el flujo de aire dentro del equipo.

***Diferencias entre S-ATA (Serial ATA) y P-ATA (Parallel ATA)***

Se diferencia del P-ATA en que los conectores de datos y alimentación son diferentes y el cable es un cable (7 hilos) no una cinta (40 hilos), con lo que se mejora la ventilación. Para asegurar la compatibilidad, hay fabricantes que colocan los conectores de alimentación para P-ATA y S-ATA en las unidades que fabrican.

~~Linksinformatica~~ 68

Los discos duros se conectan punto a punto, un disco duro a cada conector de la placa, a diferencia de P-ATA en el que se conectan dos discos a cada conector IDE.

La razón por la que el cable es serie es que, al tener menos hilos, produce menos interferencias que si utilizase un sistema paralelo, lo que permite aumentar las frecuencias de funcionamiento con mucha mayor facilidad.

Su relación rendimiento/precio le convierte en un competidor de SCSI. Están apareciendo discos de 10000rpm que sólo existían en SCSI de gama alta. Esta relación rendimiento/precio lo hace muy apropiado en sistemas de almacenamiento masivos, como RAID.

Este nuevo estándar es compatible con el sistema IDE actual. Como su nombre indica (**Serial** ATA) es una conexión tipo serie como USB o Firewire. La primera versión ofrece velocidades de hasta 150MB/s, con la segunda generación (*SATA 0.3Gb/s*) permitiendo 300MB/s. Se espera que alcance los 600MB/s alrededor de 2007.

S-ATA no supone un cambio únicamente de velocidad sino también de cableado: se ha conseguido un cable más fino, con menos hilos, que funciona a un voltaje menor (0.25V vs. los 5V del P-ATA) gracias a la tecnología LVDS. Además permite cables de mayor longitud (hasta 1 metro, a diferencia del P-ATA, que no puede sobrepasar los 45 cm.).

Un punto a tener en consideración es que para poder instalarlo en un PC, la placa madre debe poseer un conector S-ATA. S-ATA en contrario a P-ATA facilita tecnología NCQ. 

SATA (Serial-ATA) mezcla las tecnologías de señal serie con los discos ATA. Esto es importante debido a que soluciona un número importante de problemas que afectan al uso de almacenamiento ATA en sistemas realmente grandes, o cuando las necesidades de almacenamiento son muy altas. El cable es estrecho y flexible

por lo que no afecta a los sistemas de ventilación pudiendo llegar hasta el tamaño de 1 metro por lo que los discos pueden ya estar alojados fuera del servidor.

Este cable usa tecnología de señal de bajo-voltaje (low-voltage) lo cual permite un mayor ancho de banda sin usar componentes caros y adicionales. Esta tecnología también elimina el requerimiento de tener que usar +5V en las actuales fuentes de alimentación cuyo único sentido era proporcionar este voltaje a los discos.

Además, podemos añadir a lo beneficios anteriores que SATA tiene la característica de evitar autobloqueos; en primer lugar, la conexión entre el disco y el controlador es una conexión punto a punto en lugar de una conexión bus. Para cada disco existe un único cable dedicado que lo conecta al controlador. Esto va a cambiar la manera de configurar y desarrollar 

debido a que una topología de conexión punto a punto permite el uso de

controladores que pueden extraer mucho más rendimiento a los discos

ATA. ¿Por qué? Pues precisamente porque este tipo de arquitectura

permite acceso concurrente a todos los discos, lo cual no es posible en una

arquitectura de bus.

La nueva arquitectura, conocida como **Serial ATA** (**SATA**), adopta una

estructura de capas. La capa de órdenes es un súper conjunto de la

arquitectura ATA anterior; de forma que los nuevos dispositivos son

compatibles con los protocolos ATA tradicionales, y son por tanto

compatibles respecto a las aplicaciones existentes. Sin embargo la capa

física es distinta, lo que representa un punto de ruptura en el sentido de que

los nuevos dispositivos SATA no son compatibles con los anteriores. No

obstante, la nueva arquitectura ofrece mejoras suficientes para justificar el cambio.

~~Linksinformatica~~ 69

La idea es que los dispositivos ATA de cualquier tipo (serie o paralelo) compartan un juego común de órdenes, y organizar la conexión de estos dispositivos en una estructura donde existen direcciones, dominios y dispositivos concretos. Una organización que recuerda vagamente la de Internet en la que está inspirada (un dominio ATA contiene un controlador host SATA y un dispositivo).

***Capa física***

Cada puerto, multiplicador, dispositivo o adaptador SATA o SAS ("Serial Attached SCSI") tiene un número de puerto único de 64 bits. Una especie de MAC o código de barras del producto con un código NAA de 4 bits; un código de fabricante de 24 bits asignado por la autoridad normativa, y un código de dispositivo a disposición de cada fabricante de 36 bits.

***Topología***

**SATA** es una arquitectura en estrella. Es decir, la conexión entre puerto y dispositivo es directa. Por consiguiente, no es un bus en el que coexistan distintos clientes ni concentradores ("Hubs"). Cada dispositivo disfruta la totalidad del ancho de banda de la conexión sin que exista la sobrecarga inherente a los mecanismos arbitraje y detección de colisiones.

El centro de la estrella es un **controlador host**, embebido en la placa-base, o instalado como una tarjeta en uno de sus zócalos, que actúa como puente entre los datos paralelos del bus y el dispositivo SATA. Existen controladores con más de una salida (generalmente 4 u 8), de forma que pueden conectarse varios dispositivos. Como veremos más adelante, también se han diseñado **multiplicadores de puerto** que permiten, por así decirlo, subdividir los brazos de la estrella a fin de poder instalar más dispositivos (conceptualmente funcionan como un "Hub").

Además de la tarea de serializar / paralelizar los datos, una parte importante del trabajo del controlador está relacionada con los protocolos de conexión y desconexión con el periférico, que son bastante sofisticados en este tipo de interfaz, ya que está prevista la capacidad de conexión en caliente ("Hot plug"). El protocolo de conexión es capaz de identificar el tipo de dispositivo conectado; detectar si funciona correctamente; negociar la velocidad de la conexión, Etc. La interfaz Serial ATA guarda ciertas similitudes con la interfaz USB, aunque es mucho más rápida que aquella, y los dispositivos SATA no se alimentan del propio bus. La tabla adjunta muestra un resumen comparativo con las características de las conexiones más frecuentes.

**Característica USB 1 1394a USB 2 1394b SATA-1 SATA-II**

Velocidad de pico MB/s 1.5 50 60 100 150 300

Velocidad típica MB/s 8 40 45 80 150 300

Longitud máx. cable m. 6.0 4.5 6.0 4.5 1.0 2.0

~~Linksinformatica~~ 70



***Cables***

Entre las características más evidentes de esta interfaz 

destaca la simplicidad de los cables de conexión; mucho

más estrechos que los tradicionales cables paralelo.

Comparado con el cable "P" SCSI de 68 conductores el

SATA es mucho más manejable y fácil de instalar. Esto

tiene la ventaja de simplificar las conexiones, además de

facilitar la aireación del interior del chasis.

Como se muestra en el esquema, el cable de señal Serial

ATA contiene solo cuatro conductores agrupados en dos pares. Opcionalmente pueden incluir apantallados y conductores de drenaje unidos a los conectores de tierra. Los conductores suelen ser de 26 a 30 AWG. La primera versión del estándar, que solo contemplaba dispositivos internos, definió un cable de conexión de 1 m; más tarde se ha definido un cable de 2 m. Suficiente para unir un equipo torre situado en el suelo, con una unidad de disco externa, situada quizás sobre la mesa.

***Conexiones***

Los dispositivos SATA tienen dos tipos de cables de conexión, de señal y de fuerza. La forma concreta depende de la posición relativa del dispositivo respecto al controlador host. A este respecto caben tres posibilidades:

• Dispositivo interno conectado directamente al controlador host mediante conectores como el de la figura 2.

• Dispositivo interno conectado a una salida del controlador host mediante cables de alimentación y señal.

• Dispositivo externo conectado al controlador host mediante un cable de señal. En estos casos, el dispositivo suele disponer de su propia fuente de alimentación.

• La figura muestra el aspecto de los conectores SATA para conexión directa Controlador host Dispositivo interno. Puede observarse que el zócalo SATA estándar tiene dos zonas, aquí se denominan segmentos; una de señal y otra de fuerza ("Signal segment" y "Power

~~Linksinformatica~~ 71

segment"). La zona de señal tiene 7 contactos (S1-S7), que corresponden con otros tantos conductores, de los cuales tres son de tierra, quedando 2 pares para datos.

 

***Nomenclatura:***

HT+, HT-. Par de señales diferenciales de transmisión del lado del host ("Host Transmitter"). HR+, HR- Ídem de recepción ("Host Receiver").

DT+ y DT- par de señales diferenciales de transmisión del lado del dispositivo ("Device Transmitter"). DR+, DR-. Ídem de recepción ("Device Receiver").

G. Tierra ("Ground").

| **Pin** | **Designación** |
| --- | --- |
| **S1** | G. |
| **S2** | HT+ / DR+ |
| **S3** | HT- / DR |
| **S4** | G. |
| **S5** | HR+ / DT+ |
| **S6** | HR- / DT |
| **S7** | G. |



Como es de esperar, las señales de transmisión del adaptador host se corresponden con las de recepción del dispositivo y viceversa.

Por su parte, el segmento de fuerza

tiene 15 contactos (P1-P15) repartidos 

en 5 zonas de tres conductores cada

una según se muestra en la tabla 3. El

grupo 1 es de 3.3 V. El grupo 3 es de

5.0 V. y el grupo 5, de 12.0 V. Los

~~Linksinformatica~~ 72

grupos intermedios (2 y 4) son conexiones auxiliares de tierra.

***Nomenclatura:***

G. Tierra ("Ground").

V33 Alimentación de 3.3 V.

V33pc Ídem pre-carga de 5.0 V.

V5 Alimentación de 5.0 V.

V5pc Ídem pre-carga de 5.0 V.

V12 Alimentación de 12.0 V.

V12pc Ídem pre-carga de 12.0 V.

| **Pin** | **Designación** |
| --- | --- |
| **P1** | V33 |
| **P2** | V33 |
| **P3** | V33pc |
| **P4** | G. |
| **P5** | G. |
| **P6** | G. |
| **P7** | V5pc. |
| **P8** | V5 |
| **P9** | V5 |
| **P10** | G. |
| **P11** | Reservado [9] |
| **P12** | G. |
| **P13** | V12pc |
| **P14** | V12 |
| **P15** | V12 |

Puede observarse que los conductores de alimentación de 3.3, 5.0 y 12.0 V están duplicados. Para cada tensión existen dos contactos; uno de alimentación normal. El otro, denominado de **precarga**, debe suministrar la energía para la carga inicial del circuito controlador E/S correspondiente. Cada fuente de alimentación debe proporcionar las intensidades indicadas en la tabla.

| **Conector** | **Intensidad** | **Resistencia** |
| --- | --- | --- |
| Precarga 3.3 V. | pico de 0.75 A. | 4.4 Ohms. |
|  | Alimentación 3.3 V. sostenida de 0.75 A. |  |
| Precarga 5 V. | pico de 4.5 A. | 1 Ohms. |
| Alimentación 5 V. | sostenida de 10 A. |  |
| Precarga 12 V. | pico de 2.4 A. | 5 Ohms. |
| Alimentación 12 V. | sostenida de 1 A. |  |

~~Linksinformatica~~ 73

Como se indicó anteriormente, 0tra característica de los dispositivos SATA (relacionada con lo indicado en el párrafo anterior) es su capacidad de **conexión en caliente**. Para mitigar la aparición de transitorios y facilitar los protocolos de inicio, las lengüetas de algunos contactos son de mayor longitud que el resto. De forma que, en los procesos de conexión, estos pines se conectan antes que los demás. Paralelamente, en los procesos de desconexión, los pines más largos son los últimos en perder el contacto. Las distintas longitudes de contactos del lado del controlador y del dispositivo permiten que el proceso de conexión se realice en tres fases:

1. Se conectan las tierras P4 y P12 que son los contactos más largos del zócalo. Se equilibran potenciales y se neutralizan las posibles descargas de estática.

2. Se conectan las tierras restantes P5, P6 y P10, y las tensiones de precarga P3, P7 y P13. Los circuitos de control están listos para funcionar.

3. Finalmente se conectan las señales de fuerza P1, P2, P8, P9, P14 y P15. El Pin reservado P11, y los pines del conector de señal.

Es destacable que el estándar utiliza distinto tipo de conectores para las conexiones externas e internas. Por ejemplo, los conectores de la figura 4 situados al exterior, son distintos de los que quedarían en la parte interior del chasis. Los conectores internos son conocidos como **tipo L** en razón de su perfil, mientras que los externos tienen una carcasa metálica conectada a tierra para protegerlos de las interferencias EM y adoptan la forma indicada en la figura.



También es digno de mención que para facilitar la transición, algunos dispositivos SATA disponen de un conector de fuerza duplicado, de forma que pueden usar el conector de fuerza SATA o el P4 de alimentación tradicional.



La figura muestra la disposición de contactos en dos dispositivos SATA de 2.5" y 3.5" de factor de forma (son los formatos de disco de equipos portátiles y de sobremesa respectivamente). La figura muestra la disposición habitual de contactos en un dispositivo IDE/ATA equivalente.

~~Linksinformatica~~ 74



Los dispositivos SATA se han diseñado para ser conectados directamente en estrella. Sin que exista ningún tipo de encadenamiento ("Daisy chaining") ni "Jumpers" o interruptores de configuración (que se realiza por software). Quiero recalcarlo porque el otro día (Junio 2005), me acerqué a mi proveedor habitual para adquirir una unidad SATA 3.5" de 300 GB, que pienso utilizar como reserva y "Back

up" de los equipos en que trabajo habitualmente. Además de los conectores habituales, que podéis ver en la figura 7 (sin el P4 de toma de fuerza), esta unidad Barracuda de Seagate presenta otro pequeño conector auxiliar con de 4 pines. Ante mi extrañeza al examinarlo, el vendedor me aseguró muy serio que, a pesar de ser Serial ATA, estos contactos se utilizaban para conectar la unidad como primaria/secundaria al estilo ATA/IDE.

Me pareció muy extraño y en contra de lo que se sabía al respecto, pero de todas formas, necesitaba una toma auxiliar de fuerza para alimentar un pequeño ventilador de refrigeración del "Housing" donde pretendía instalar la unidad, y pensaba que quizás se trataba de esto. La respuesta al misterio es que se trata de pines "Factory use only", que no deben ser tocados en absoluto.

***Capa de órdenes***

Los comandos de la arquitectura ATA tradicional se ejecutan en el modo denominado **TCQ** ("Tagged Command Queuing"); caracterizado porque los dispositivos ejecutan los comandos en el mismo orden en que se reciben del controlador. No obstante, se sabe de antiguo que esta forma no es la más eficiente y que es posible reordenar los comandos para conseguir un mejor rendimiento. La reordenación tiene por objeto reducir al mínimo el movimiento de las cabezas de lectura/escritura.

Movimientos que son los principales responsables del retardo en los proceso de E/S a disco.

La primera versión del estándar SATA no incluía estas características, aunque la tecnología SCSI llevaba más de una década utilizándola, lo que en parte era motivo de las superiores prestaciones de estos dispositivos respecto de los IDE/ATA tradicionales. Finalmente, el grupo de trabajo del estándar SATA II decidió incluir esta característica en la nueva especificación. El sistema es conocido como **NCQ** ("Native Command Queing") y permite que un dispositivo SATA (disco) reciba un conjunto de órdenes y las reordene para conseguir el máximo rendimiento.

***Multiplicadores de puerto***

Los multiplicadores de puerto son dispositivos hardware que permiten conectar varios dispositivos a un puerto SATA, saltando así la limitación 1 puerto = 1 dispositivo impuesta por la topología estrella. Presentados por primera vez en Febrero de 2003, permiten conectar hasta 16 dispositivos en cada puerto del adaptador host.



~~Linksinformatica~~ 75

El multiplicador es transparente para los controladores y los propios dispositivos, que no tienen noción de que están utilizando un único puerto en la controladora.



***Selectores de puerto***

Son dispositivos hardware que permiten conectar dos adaptadores host SATA a un dispositivo físico (disco) o sistema de ellos. Solo uno de los adaptadores está activo en cada momento, efectuándose la selección por software.





Presentan la ventaja de que el adaptador host deja de ser un dispositivo

crítico en el sistema (puede estar duplicado). Además permite diseñar

sistemas con balanceo de carga en los que puedan utilizarse dos equipos para acceder a un mismo dispositivo.

***Evolución***

******

Los esfuerzos en el campo de la arquitectura ATA serie se iniciaron en el 2001. A continuación se muestra un resumen de su (por el momento) corta historia.

**Estándar Comentario**

**SATA I** En Agosto de 2001 se publica la versión 1.0 del estándar. Aparece el primer producto comercialmente disponible que actúa de puente entre el bus paralelo PCI y un dispositivo serie ATA.

La primera versión del estándar estaba pensada exclusivamente para uso interno (dentro del PC). Los cables podían tener un máximo de 1 m. y no se establecieron especificaciones para cables o conectores externos. Además la norma está

orientada exclusivamente a dispositivos de almacenamiento. Por tanto quedan excluidas cámaras, escáneres, impresoras, Etc.

**SATA II** En 2002 se anuncian los primeros controladores host SATA de 4 y 8 puertos disponibles comercialmente. En Octubre de este año se publica la versión II del estándar SATA. También aparecen dispositivos auxiliares, como los multiplicadores y selectores de puerto. Entre otras mejoras incluye encolado de comandos NCQ.

En Agosto de 2003 se anuncian los primeros controladores host SATA-II disponibles comercialmente, con una velocidad de transferencia de 3 Gbit/s. En esta fecha los controladores host funcionan a 1.5 y 3 Gbits/s.

En 2003 comienzan a verse los primeros dispositivos SATA en el sector de la informática de consumo. En 2005 es normal que las placas base incluye de forma estándar dos zócalos PCI (uno de ellos AGP) y 4 conectores ATA (2 x ATA/133 + 2 x SATA/150. Estos últimos con capacidad RAID 0 y 1. También que los fabricantes de placas incluyan con estas un cable de datos SATA para conexión

~~Linksinformatica~~ 76

de un dispositivo y un adaptador para cable de alimentación, ya que todavía se instalan fuentes que carecen de salidas específicas para dispositivos SATA internos. Se prevé que para 2006 la práctica totalidad de equipos de sobremesa nuevos monten de serie discos SATA.

***Cable y conector***

El cable se compone de dos pares apantallados a los que se suministra una impedancia de 100 Ohmios.

|  |  | **Pin Nombre Descripción** |
| --- | --- | --- |
| 1 | GND | Tierra |
| 2 | A+ | Transmisión + |
| 3 | A- | Transmisión - |
| 4 | GND | Tierra |
| 5 | B- | Recepción - |
| 6 | B+ | Recepción + |
| 7 | GND | Tierra |







~~Linksinformatica~~ 77

***Memoria ROMBIOS:***

La BIOS (Basic Input Output System, Sistema de entrada/salida básico) es una memoria ROM, EEPROM o FLASH-Ram la cual contiene las rutinas de más bajo nivel programas básicos de control) que hace posible que el ordenador pueda arrancar, controlando el teclado, el disco y la disquetera permite pasar el control al sistema operativo.

Además, la BIOS se apoya en otra memoria, la CMOS (llamada así porque suele estar hecha con esta tecnología *Complementary Metal Oxide Semiconductor*), que almacena todos los datos propios de la configuración del ordenador, como pueden ser los discos duros que tenemos instalados, número de cabezas, cilindros, número y tipo de disqueteras, la fecha, hora, etc., así como otros parámetros necesarios para el correcto funcionamiento del ordenador.

Esta memoria está alimentada constantemente 

por una batería, de modo que, una vez

apaguemos el ordenador no se pierdan todos

esos datos que nuestro ordenador necesita para

funcionar. Ahora todos los motherboards suelen

venir con una pila tipo botón, la cual tiene una

duración de unos 4 ó 5 años (aunque esto puede

ser muy variable), y es muy fácil de reemplazar.

Antiguamente, las placas traían una pila

corriente soldada en el motherboard, lo que

dificultaba muchísimo el cambio, además de

otros problemas como que la pila tuviera

pérdidas y se sulfataran ésta y la placa.

Además, la BIOS contiene el programa de configuración, es decir, los menús y pantallas que aparecen cuando accedemos a los parámetros del sistema, pulsando una secuencia de teclas durante el proceso de inicialización de la máquina.

En el inicio la RomBios estaba armada en un encapsulado DIPP y ese modelo duro mucho tiempo llamados EPROM y EEPROM, actualmente están siendo reemplazados por el encapsulado PLC.

***Programas Internos:***

***POST:*** Significa Power On Self Test, Test en el encendido de la PC. Es un proceso de verificación e inicialización de los componentes de entrada y salida en un sistema que se encarga de configurar y diagnosticar el estado del hardware, puntualmente lo denominamos Hardware Básico (Teclado, Microprocesador, Memorias RAM, video y el correcto funcionamiento del Motherboard) Si estos componentes funcionan correctamente emite un BEEP por el speaker, si alguno funciona mal emite mas sonidos, de los cuales existe una tabla de códigos por fabricantes.



~~Linksinformatica~~ 78

***TABLAS POST:***

**AMI BIOS BEEP CODES**

| **Beep Code** | **Descriptions** |
| --- | --- |
| 1 short | DRAM refresh failure |
| 2 short | Parity circuit failure |
| 3 short | Base 64K RAM failure |
| 4 short | System timer failure |
| 5 short | Process failure |
| 6 short | Keyboard controller Gate A20 error |
| 7 short | Virtual mode exception error |
| 8 short | Display memory Read/Write test failure |
| 9 short | ROM BIOS checksum failure |
| 10 short | CMOS shutdown Read/Write error |
| 11 short | Cache Memory error |
| 1 long, 3 short | Conventional/Extended memory failure |
| 1 long, 8 short | Display/Retrace test failed |

**AWARD BIOS BEEP CODES**

| **Beep Code** | **Description** |
| --- | --- |
| 1 long, 2 short | Indicates a video error has occurred and the BIOS cannot initialize the video screen to display any additional information |
| Any other  beep(s) | RAM problem. |

**IBM BIOS**

| **Beep Code** | **Description** |
| --- | --- |
| No Beeps | No Power, Loose Card, or Short. |
| 1 Short Beep | Normal POST, computer is ok. |
| 2 Short Beep | POST error, review screen for error code. |
| Continuous Beep | No Power, Loose Card, or Short. |
| Repeating Short Beep | No Power, Loose Card, or Short. |
| One Long and one Short Beep | Motherboard issue. |
| One Long and Two Short Beeps | Video (Mono/CGA Display Circuitry) issue. |
| One Long and Three Short Beeps. | Video (EGA) Display Circuitry. |
| Three Long Beeps | Keyboard / Keyboard card error. |
| One Beep, Blank or Incorrect Display | Video Display Circuitry. |

**MACINTOSH STARTUP TONES**

| **TONES** | **ERROR** |
| --- | --- |
| Error Tone. (two sets of different tones) | Problem with logic board or SCSI bus. |
| Startup tone, drive spins, no video | Problem with video controller. |
| Powers on, no tone. | Logic board problem. |
| High Tone, four higher tones. | Problem with SIMM. |

~~Linksinformatica~~ 79

**PHOENIX BIOS BEEP CODES**

| **Beep Code** | **Description / What to Check** |
| --- | --- |
| 1-1-1-3 | Verify Real Mode. |
| 1-1-2-1 | Get CPU type. |
| 1-1-2-3 | Initialize system hardware. |
| 1-1-3-1 | Initialize chipset registers with initial POST values. |
| 1-1-3-2 | Set in POST flag. |
| 1-1-3-3 | Initialize CPU registers. |
| 1-1-4-1 | Initialize cache to initial POST values. |
| 1-1-4-3 | Initialize I/O. |
| 1-2-1-1 | Initialize Power Management. |
| 1-2-1-2 | Load alternate registers with initial POST values. |
| 1-2-1-3 | Jump to UserPatch0. |
| 1-2-2-1 | Initialize keyboard controller. |
| 1-2-2-3 | BIOS ROM checksum. |
| 1-2-3-1 | 8254 timer initialization. |
| 1-2-3-3 | 8237 DMA controller initialization. |
| 1-2-4-1 | Reset Programmable Interrupt Controller. |
| 1-3-1-1 | Test DRAM refresh. |
| 1-3-1-3 | Test 8742 Keyboard Controller. |
| 1-3-2-1 | Set ES segment to register to 4 GB. |
| 1-3-3-1 | 28 Autosize DRAM. |
| 1-3-3-3 | Clear 512K base RAM. |
| 1-3-4-1 | Test 512 base address lines. |
| 1-3-4-3 | Test 512K base memory. |
| 1-4-1-3 | Test CPU bus-clock frequency. |
| 1-4-2-4 | Reinitialize the chipset. |
| 1-4-3-1 | Shadow system BIOS ROM. |
| 1-4-3-2 | Reinitialize the cache. |
| 1-4-3-3 | Autosize cache. |
| 1-4-4-1 | Configure advanced chipset registers. |
| 1-4-4-2 | Load alternate registers with CMOS values. |
| 2-1-1-1 | Set Initial CPU speed. |
| 2-1-1-3 | Initialize interrupt vectors. |
| 2-1-2-1 | Initialize BIOS interrupts. |
| 2-1-2-3 | Check ROM copyright notice. |
| 2-1-2-4 | Initialize manager for PCI Options ROMs. |
| 2-1-3-1 | Check video configuration against CMOS. |
| 2-1-3-2 | Initialize PCI bus and devices. |
| 2-1-3-3 | Initialize all video adapters in system. |
| 2-1-4-1 | Shadow video BIOS ROM. |
| 2-1-4-3 | Display copyright notice. |
| 2-2-1-1 | Display CPU type and speed. |
| 2-2-1-3 | Test keyboard. |
| 2-2-2-1 | Set key click if enabled. |
| 2-2-2-3 | 56 Enable keyboard. |
| 2-2-3-1 | Test for unexpected interrupts. |
| 2-2-3-3 | Display prompt "Press F2 to enter SETUP". |
| 2-2-4-1 | Test RAM between 512 and 640k. |
| 2-3-1-1 | Test expanded memory. |
| 2-3-1-3 | Test extended memory address lines. |
| 2-3-2-1 | Jump to UserPatch1. |
| 2-3-2-3 | Configure advanced cache registers. |

~~Linksinformatica~~ 80